

XD9267/XD9268 シリーズ

JTR05075-005a

36V 動作ドライバ Tr 内蔵 600mA 同期整流降圧 DC/DC コンバータ

☆AEC-Q100 Grade2

■概要

XD9267/ XD9268 リーズは、36V 動作 High side ドライバ Tr、Low side ドライバ Tr 内蔵同期整流降圧 DC/DC コンバータです。入力電圧範囲 3V~36V、スイッチング周波数は 2.2MHz、回路方式は同期整流を採用し、高効率で安定した電源を実現しております。0.75V の基準電圧源を内蔵し、外付け抵抗(RFB1、RFB2)により 1V~25V に出力電圧の設定が可能です。ソフトスタート時間は内部にて 2.0ms(TYP)に設定されており、さらに EN/SS 端子に接続する抵抗と容量により内部ソフトスタートよりも長い時間を任意に設定することも可能です。

UVLO 機能を内蔵しており入力電圧が 2.7V 以下ではドライバ Tr を強制的にオフさせます。

また、パワーグッド機能によって出力電圧の状態を監視することが可能です。

保護機能として過電流保護、サーマルシャットダウンを内蔵しており、短絡時にも安全に使用することが可能です。

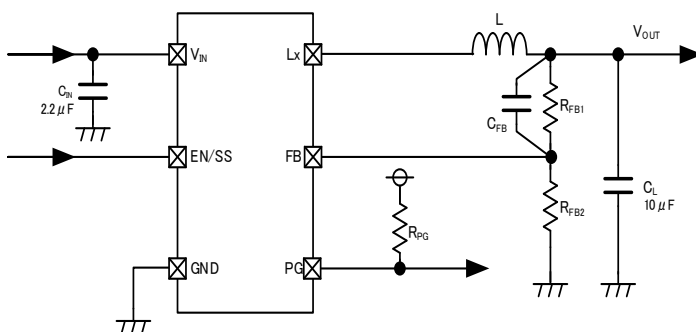
■用途

- カーボディ ECU
- カーインフォテインメント
- カーアクセサリ
 - ・ドライブレコーダー
 - ・車載カメラ
 - ・ETC
- 産業機器

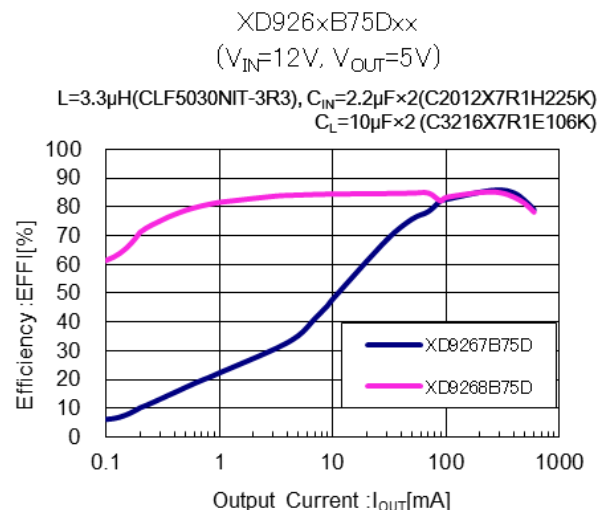
■特長

入力電圧	: 3.0V ~ 36V (定格 40V)
出力電圧	: 1.0V ~ 25V
FB 電圧	: 0.75V ± 1.5%
発振周波数	: 2.2MHz
最大電流	: 600mA
消費電流	: 13.5 μA (XD9268)
制御方式	: PWM 制御 (XD9267) PWM/PFM 自動切替(XD9268)
	効率 88%@12V→5V、300mA
ソフトスタート機能	: 外部設定可能 (RC 外付け)
保護機能	: 過電流制限 (自動復帰) サーマルシャットダウン
出力コンデンサ	: セラミックコンデンサ対応
動作周囲温度	: -40°C ~ 105°C
PKG	: SOT-89-5 (PG 無し) : USP-6C (PG 有り)
環境への配慮	: EU RoHS 指令対応, 鉛フリー

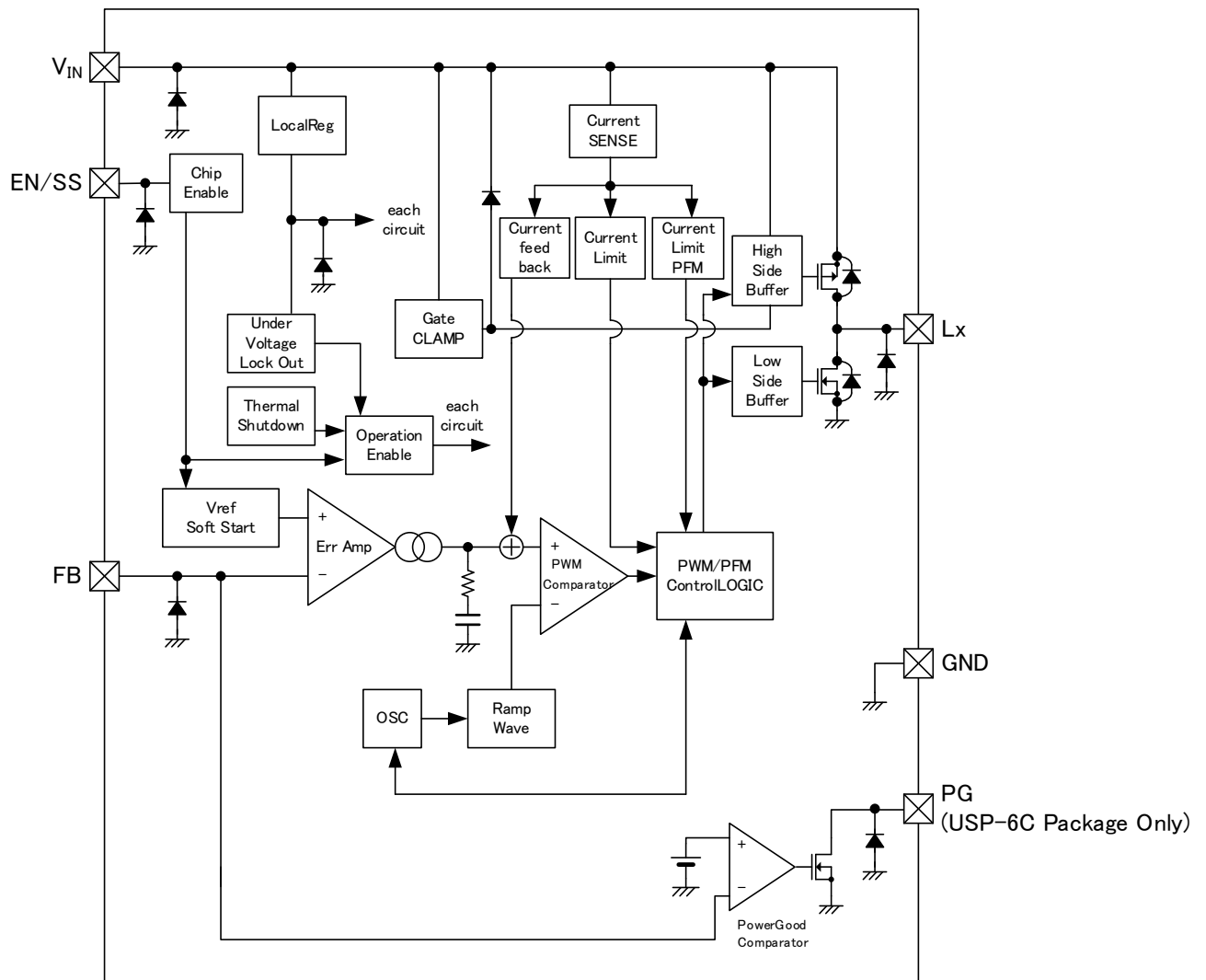
■代表標準回路



■代表特性例



■ブロック図



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

■製品分類

●品番ルール

XD9267①②③④⑤⑥-⑦^(*) PWM 制御

XD9268①②③④⑤⑥-⑦^(*) PWM/PFM 自動切替制御

DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	Type	B	Refer to Selection Guide
②③	FB Voltage	75	Output voltage can be adjusted in 1V to 25V
④	Oscillation Frequency	D	2.2MHz
⑤⑥-⑦	Packages	PR-Q ^(*)	SOT-89-5 (1,000pcs/Reel) ^(*)
		ER-Q ^(*)	USP-6C (3,000pcs/Reel) ^(*)

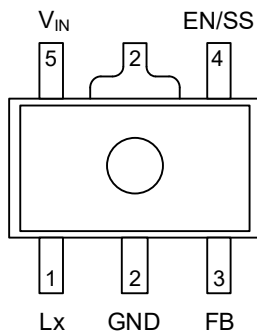
^(*)“-Q”は、AEC-Q100 準拠製品です。

⁽²⁾ ハロゲンフリーかつアンチモンフリーかつ EU RoHS 指令対応製品です。

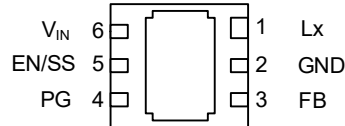
●セレクションガイド (Selection Guide)

FUNCTION	B TYPE	
	SOT-89-5	USP-6C
Chip Enable	Yes	Yes
UVLO	Yes	Yes
Thermal Shutdown	Yes	Yes
Soft Start	Yes	Yes
Power-Good	-	Yes
Current Limiter (Automatic Recovery)	Yes	Yes

■端子配列



SOT-89-5
(TOP VIEW)



USP-6C
(BOTTOM VIEW)

* USP-6C の放熱板は実装強度強化および放熱の為、はんだ付けを推奨しております。
参考パターンレイアウトと参考メタルマスクデザインでのはんだ付けをご参照ください。
尚、マウントパターンは GND(2 番 Pin)へ接続して下さい。

■端子説明

PIN NUMBER		PIN NAME	FUNCTION
SOT-89-5	USP-6C		
1	1	Lx	Switching Output
2	2	GND	Ground
3	3	FB	Output Voltage Sense
-	4	PG	Power-good Output
4	5	EN/SS	Enable Soft-start
5	6	V _{IN}	Power Input

■機能表

PIN NAME	SIGNAL	STATUS
EN/SS	L	Stand-by
	H	Active
	OPEN	Undefined State ^(*)

^(*) EN/SS 端子は OPEN 状態を避け、任意の固定電位として下さい。

PIN NAME	CONDITION	SIGNAL	
PG	EN/SS = H	$V_{FB} > V_{PGDET}$	H (High impedance)
		$V_{FB} \leq V_{PGDET}$	L (Low impedance)
		Thermal Shutdown	L (Low impedance)
		UVLO ($V_{IN} < V_{UVLOD}$)	Undefined State
	EN/SS = L	Stand-by	L (Low impedance)

■絶対最大定格

PARAMETER	SYMBOL	RATINGS	UNITS
V_{IN} Pin Voltage	V_{IN}	-0.3 ~ 40	V
EN/SS Pin Voltage	$V_{EN/SS}$	-0.3 ~ 40	V
FB Pin Voltage	V_{FB}	-0.3 ~ 6.2	V
PG Pin Voltage ^(*)	V_{PG}	-0.3 ~ 6.2	V
PG Pin Current ^(*)	I_{PG}	8	mA
Lx Pin Voltage	V_{Lx}	-0.3 ~ $V_{IN} + 0.3$ or 40 ⁽²⁾	V
Lx Pin Current	I_{Lx}	1800	mA
Power Dissipation ($T_a=25^\circ\text{C}$)	SOT-89-5	Pd	mW
	USP-6C		
Surge Voltage	V_{SURGE}	46 ⁽³⁾	V
Operating Ambient Temperature	T_{opr}	-40 ~ 105	$^\circ\text{C}$
Storage Temperature	T_{stg}	-55 ~ 125	$^\circ\text{C}$

各電圧定格は GND 基準とする。

⁽¹⁾ USP-6C パッケージのみ。

⁽²⁾ 最大値は $V_{IN}+0.3\text{V}$ と $+40\text{V}$ のいずれか低い電圧になります。

⁽³⁾ 印加電圧 $\leq 400\text{ms}$

⁽⁴⁾ 基板実装時の許容損失の参考データとなります。実装条件はパッケージインフォメーションをご参照下さい。

■電気的特性

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNIT	CIRCUIT	
FB Voltage	V _{FBE}	V _{FB} =0.731V→0.769V, V _{FB} Voltage when Lx pin voltage changes from "H" level to "L" level	0.739	0.750	0.761	V	②	
		-40≤Ta≤105°C	0.731	-	0.769			
Setting Output Voltage Range ^(*)	V _{OUTSET}	-	1	-	25	V	-	
Operating Input Voltage Range ^(*)	V _{IN}	-	3	-	36	V	-	
UVLO Detect Voltage	V _{UVLOD}	V _{EN/SS} =12V, V _{IN} :2.87V→2.53V, V _{FB} =0V V _{IN} Voltage which Lx pin voltage holding "H" level	2.6	2.7	2.8	V	②	
		-40≤Ta≤105°C	2.53	-	2.87			
UVLO Release Voltage	V _{UVLOR}	V _{EN/SS} =12V, V _{IN} :2.63V→2.97V, V _{FB} =0V V _{IN} Voltage which Lx pin voltage holding "L" level	2.7	2.8	2.9	V	②	
		-40≤Ta≤105°C	2.63	-	2.97			
Quiescent Current	I _q	V _{FB} =0.825V	XD9267	-	290	500	μA	④
				-40≤Ta≤105°C	-	-		
			XD9268	-	13.5	22.0		
				-40≤Ta≤105°C	-	-		
Stand-by Current	I _{STBY}	V _{IN} =12V, V _{EN/SS} =V _{FB} =0V	-	1.65	2.50	μA	④	
			-40≤Ta≤105°C	-	-			3.90
Oscillation Frequency	f _{osc}	Connected to external components, I _{OUT} =200mA	2.013	2.200	2.387	MHz	①	
			-40≤Ta≤105°C	1.936	-			2.464
Minimum On Time	t _{ONMIN}	Connected to external components	-	85 ^(*)	-	ns	①	
Minimum Duty Cycle	D _{MIN}	V _{FB} =0.825V	-40≤Ta≤105°C	-	-	0	%	②
Maximum Duty Cycle	D _{MAX}	V _{FB} =0.675V	-40≤Ta≤105°C	100	-	-	%	②
Lx SW "H" On Resistance	R _{LxH}	V _{FB} =0.675V, I _{Lx} =200mA	-	1.20	1.38	Ω	⑤	
Lx SW "L" On Resistance	R _{LxL}		-	0.60 ^(*)	-	Ω	⑤	
High side Current Limit ^(*)	I _{LIMH}	V _{FB} =V _{FBE} ×0.98	1.00	1.30	-	A	⑤	
Internal Soft-Start Time	t _{SS1}	V _{FB} =0.675V	1.0	2.0	4.0	ms	②	
External Soft-Start Time	t _{SS2}	V _{FB} =0.675V R _{SS} =430KΩ, C _{SS} =0.47μF	21	26	33	ms	③	

測定条件：特に指定無き場合、V_{IN}=12V, V_{EN/SS}=12V, V_{PG}:OPEN ^(*)

周辺部品接続条件：L=3.3μH, R_{FB1}=680kΩ, R_{FB2}=120kΩ, C_{FB}=12pF, C_L=10μF×2parallel, C_{IN}=2.2μF

^(*) V_{OUT}/V_{IN}≥t_{ONMIN}[ns]×f_{osc}[MHz]×10⁻³ の範囲で設定して下さい。

^(*) 設計値となります。

^(*) 電流制限はコイルに流れる電流ピークの検出レベルを示します。

■電気的特性

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNIT	CIRCUIT
PG detect voltage ^{(*)4}	V _{PGDET}	V _{FB} =0.72V→0.63V, R _{PG} :100kΩ pull-up to 5V V _{FB} Voltage when PG pin voltage changes from "H" level to "L" level	0.638	0.675	0.712	V	⑤
		-40 ≤ Ta ≤ 105°C	0.630	-	0.720		
PG Output voltage ^{(*)4}	V _{PG}	V _{FB} =0.6V, I _{PG} =1mA -40 ≤ Ta ≤ 105°C	-	-	0.3	V	②
PFM Switch Current	IPFM	Connected to external components, V _{IN} =V _{EN/SS} =12V, I _{OUT} =1mA	-	400	-	mA	①
Efficiency ^{(*)5}	EFFI	Connected to external components, V _{IN} =12V, V _{OUT} =5V, I _{OUT} =300mA	-	88	-	%	①
FB Voltage Temperature Characteristics	$\frac{\Delta V_{FB}}{(\Delta T_{opr} \cdot V_{FBE})}$	-40°C ≤ T _{opr} ≤ 105°C	-	±100	-	ppm/°C	②
FB "H" Current	I _{FBH}	V _{IN} =V _{EN/SS} =36V, V _{FB} =3.0V -40 ≤ Ta ≤ 105°C	-0.1	-	0.1	μA	③
FB "L" Current	I _{FBL}	V _{IN} =V _{EN/SS} =36V, V _{FB} =0V -40 ≤ Ta ≤ 105°C	-0.1	-	0.1	μA	④
EN/SS "H" Voltage	V _{EN/SSH}	V _{EN/SS} =0.3V→2.5V, V _{FB} =0.71V V _{EN/SS} Voltage when Lx pin voltage changes from "L" level to "H" level	2.5	-	36	V	③
		-40 ≤ Ta ≤ 105°C					
EN/SS "L" Voltage	V _{EN/SSL}	V _{EN/SS} =2.5V→0.3V, V _{FB} =0.71V V _{EN/SS} Voltage when Lx pin voltage changes from "H" level to "L" level	-	-	0.3	V	②
		-40 ≤ Ta ≤ 105°C					
EN/SS "H" Current	I _{EN/SSH}	V _{IN} =V _{EN/SS} =36V, V _{FB} =0.825V -40 ≤ Ta ≤ 105°C	-	0.1	0.3	μA	④
EN/SS "L" Current	I _{EN/SSL}	V _{IN} =36V, V _{EN/SS} =0V, V _{FB} =0.825V -40 ≤ Ta ≤ 105°C	-0.1	-	0.1	μA	④
Thermal Shutdown Temperature	T _{TSD}	Junction Temperature	-	150	-	°C	-
Hysteresis Width	T _{HYS}	Junction Temperature	-	25	-	°C	-

測定条件： 特に指定無き場合、V_{IN}=12V, V_{EN/SS}=12V, V_{PG}:OPEN ^{(*)4}

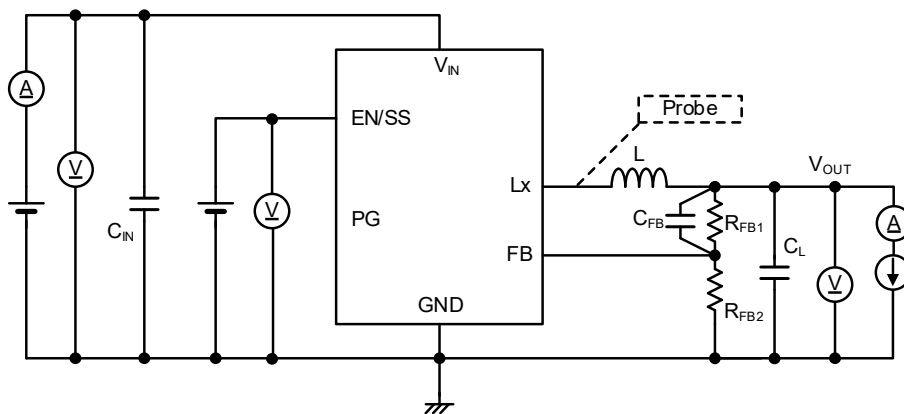
周辺部品接続条件： L=3.3μH, R_{FB1}=680kΩ, R_{FB2}=120kΩ, C_{FB}=12pF, C_L=10μF×2parallel, C_{IN}=2.2μF

^{(*)4} USP-6C パッケージのみ。

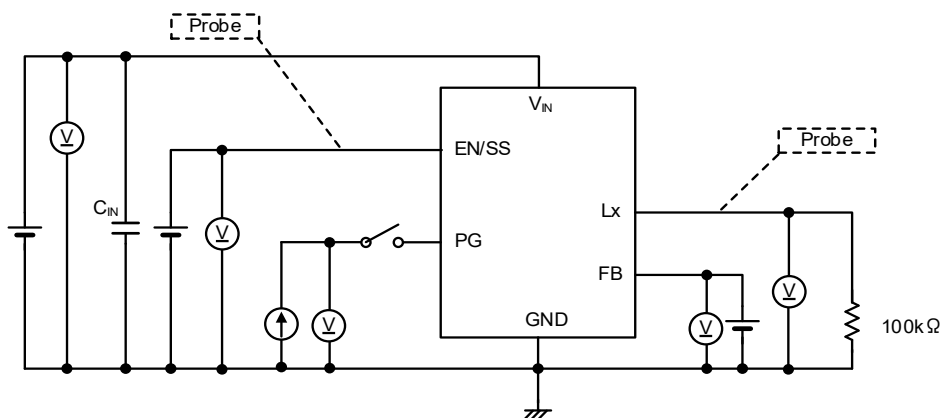
^{(*)5} EFFI = {(出力電圧 × 出力電流) ÷ (入力電圧 × 入力電流)} × 100

■測定回路図

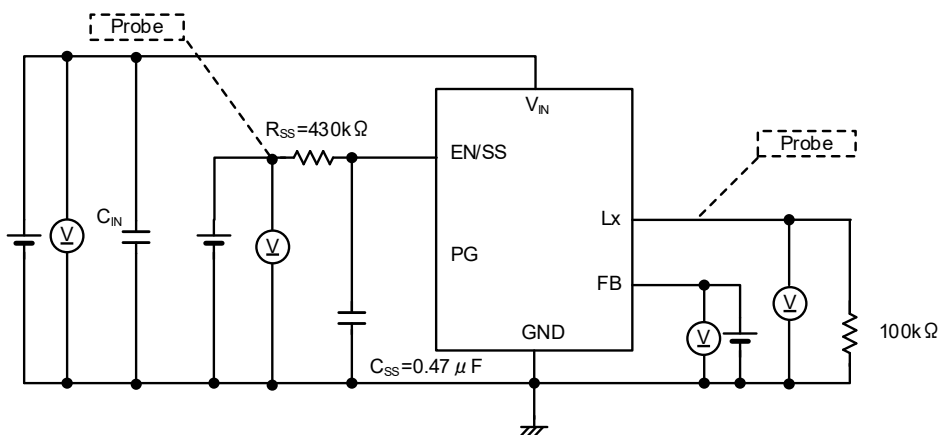
測定回路図①



測定回路図②



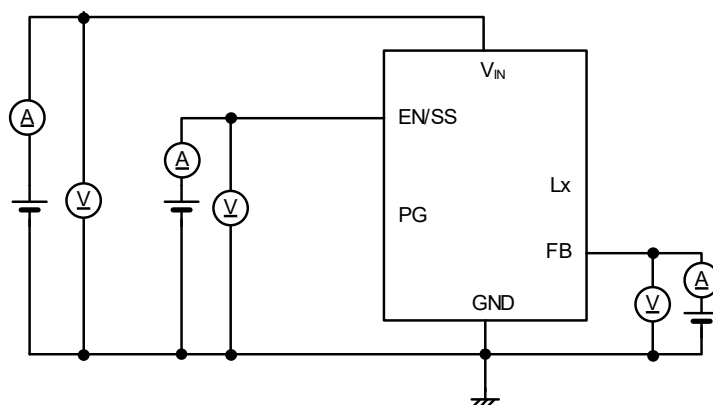
測定回路図③



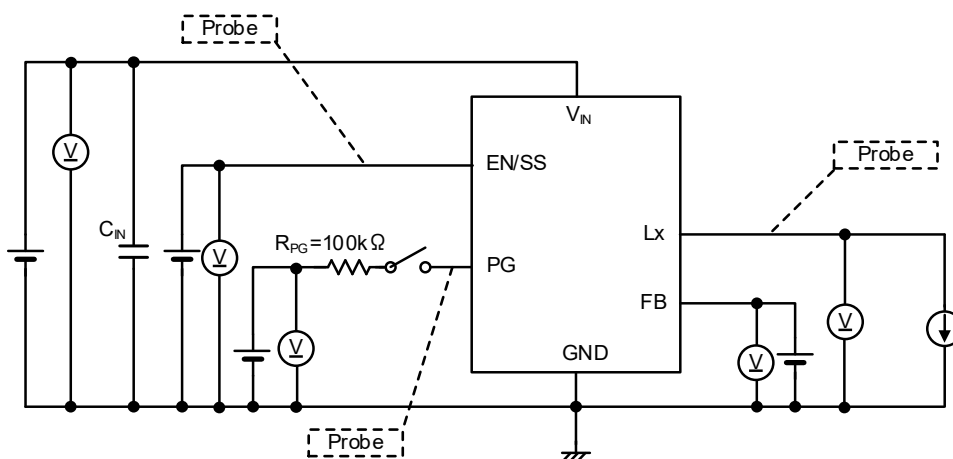
* PG 端子は USP-6C パッケージのみ。

■測定回路図

測定回路図④

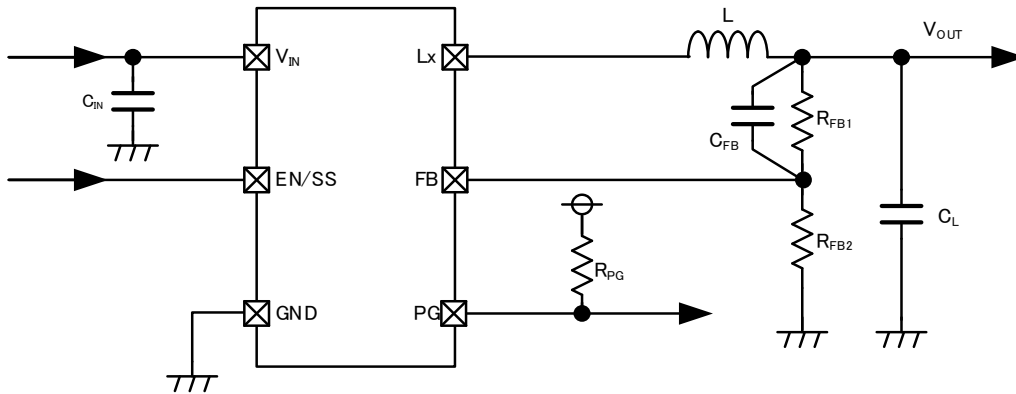


測定回路図⑤



* PG 端子は USP-6C パッケージのみ。

■標準回路例 / 部品選定方法



<インダクタンス値の設定>

XD9267/XD9268 シリーズは設定出力電圧に応じて以下のインダクタンス値を設定することで動作が最適となります。

V_{OUTSET} : 設定出力電圧

【Typical Examples】

	Conditions	MANUFACTURER	PRODUCT NUMBER	VALUE
L	$1V < V_{OUTSET} \leq 2V$	TDK	CLF5030NIT-1R5N-D	1.5 μ H
		Coilcraft	XEL4030-152ME	
		Taiyo Yuden	NRS4018T1R5NDGJV	
		Tokyo Coil	SHP0420P-F1R6NAP	
	$2V < V_{OUTSET} \leq 3.3V$	TDK	CLF5030NIT-2R2N-D	2.2 μ H
		Coilcraft	XEL4030-222ME	
		Taiyo Yuden	NRS4018T2R2MDGJV	
		Tokyo Coil	SHP0420P-F2R2NAP	
	$3.3V < V_{OUTSET} \leq 6V$	TDK	CLF5030NIT-3R3N-D	3.3 μ H
		Coilcraft	XEL4030-332ME	
		Taiyo Yuden	NRS4018T3R3MDGJV	
		Tokyo Coil	SHP0420P-F3R3NAP	
$6V < V_{OUTSET} \leq 25V$	TDK	CLF5030NIT-4R7N-D	4.7 μ H	
	Coilcraft	XEL4030-472ME		
	Taiyo Yuden	NRS5024T4R7MMGJV		
	Tokyo Coil	SHP0530P-F4R7AP		
C_{IN}	$V_{IN} < 20V$	TDK	CGA4J3X7R1H225K125AB	2.2 μ F/50V
	$V_{IN} \geq 20V$	TDK	CGA4J3X7R1H225K125AB	2.2 μ F/50V 2parallel
C_L	-	TDK	CGA5L1X7R1C106K160AC	10 μ F/16V 2parallel
			CGA5L1X7R1V106K160AC	10 μ F/35V 2parallel
		Murata	GCM21BR71A106KE21	10 μ F/10V 2parallel

■標準回路例 / 部品選定方法

<出力電圧 V_{OUT} の設定>

IC 外部に分割抵抗を付けることで出力電圧が設定できます。
出力電圧は、 R_{FB1} と R_{FB2} の値によって以下の式で決まります。

$$V_{OUT} = 0.75V \times (R_{FB1} + R_{FB2}) / R_{FB2}$$

但し、 $R_{FB2} \leq 200k\Omega$ かつ $R_{FB1} + R_{FB2} \leq 1M\Omega$

< C_{FB} の設定>

位相補償用スピードアップコンデンサ C_{FB} の値は、以下の式にて調整していただくことで最適となります。

$$C_{FB} = \frac{1}{2\pi \times f_{zfb} \times R_{FB1}}$$

$$f_{zfb} = \frac{1}{2\pi \sqrt{C_L \times L}}$$

【計算例】

出力電圧 5V 設定の場合 ($C_L = 10\mu F \times 2$, $L = 3.3\mu H$)

$V_{OUTSET} = 0.75V \times (680k\Omega + 120k\Omega) / 120k\Omega = 5.0V$ となります。上記式より $f_{zfb} = 19.6kHz$ 狙いとなり、

$C_{FB} = 1 / (2 \times \pi \times 19.6kHz \times 680k\Omega) = 11.95pF$ となり、E24 系列では 12pF となります。

XD9267B75Dxx/XD9268B75Dxx					
V_{OUTSET}	R_{FB1}	R_{FB2}	L	C_{FB}	f_{zfb}
1.2V	120k Ω	200k Ω	1.5 μH	47pF	29.1kHz
3.3V	510k Ω	150k Ω	2.2 μH	13pF	24.0kHz
5.0V	680k Ω	120k Ω	3.3 μH	12pF	19.6kHz
12V	360k Ω	24k Ω	4.7 μH	27pF	16.4kHz

<ソフトスタート時間の設定>

EN/SS 端子にコンデンサと抵抗を付けることでソフトスタート時間の調整が可能です。
外部設定ソフトスタート時間 (t_{SS2}) は、EN/SS 端子電圧 ($V_{EN/SS}$)、 R_{SS} 、 C_{SS} の値により、以下の式で決まります。

$$t_{SS2} = C_{SS} \times R_{SS} \times \ln (V_{EN/SS} / (V_{EN/SS} - 1.45))$$

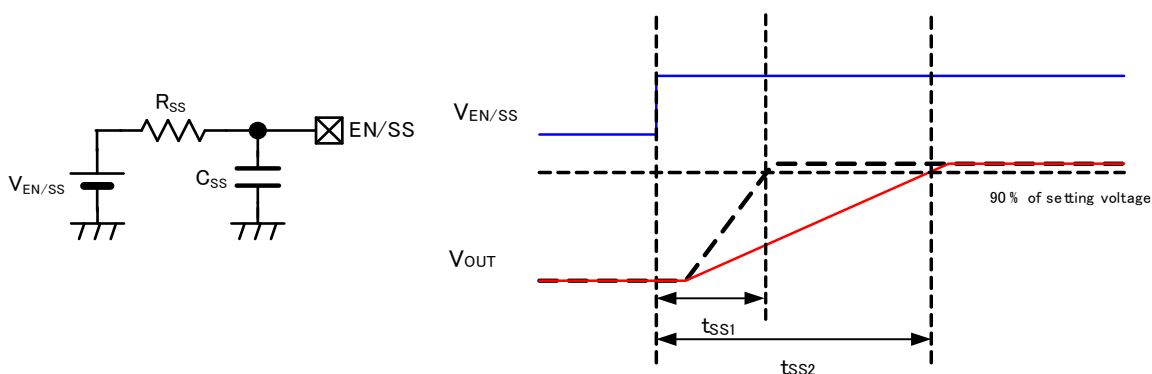
【計算例】

$C_{SS} = 0.47 \mu F$, $R_{SS} = 430k\Omega$, $V_{EN/SS} = 12V$ 時のソフトスタート時間は、

$t_{SS2} = 0.47 \times 10^{-6} \times 430 \times 10^3 \times (\ln (12 / (12 - 1.45))) = 26ms$ 程度になります。

(*) ソフトスタート時間は、 $V_{EN/SS}$ 立ち上がり時から出力電圧が設定電圧の 90% に到達するまでの時間としています。

また、 $R_{SS} = 0\Omega$ で接続し、 C_{SS} を未接続で EN/SS 端子電圧を急峻に立ち上げた場合は、内部で設定されている $t_{SS1} = 2.0ms$ (TYP.) のソフトスタート時間にて出力が立ち上がります。

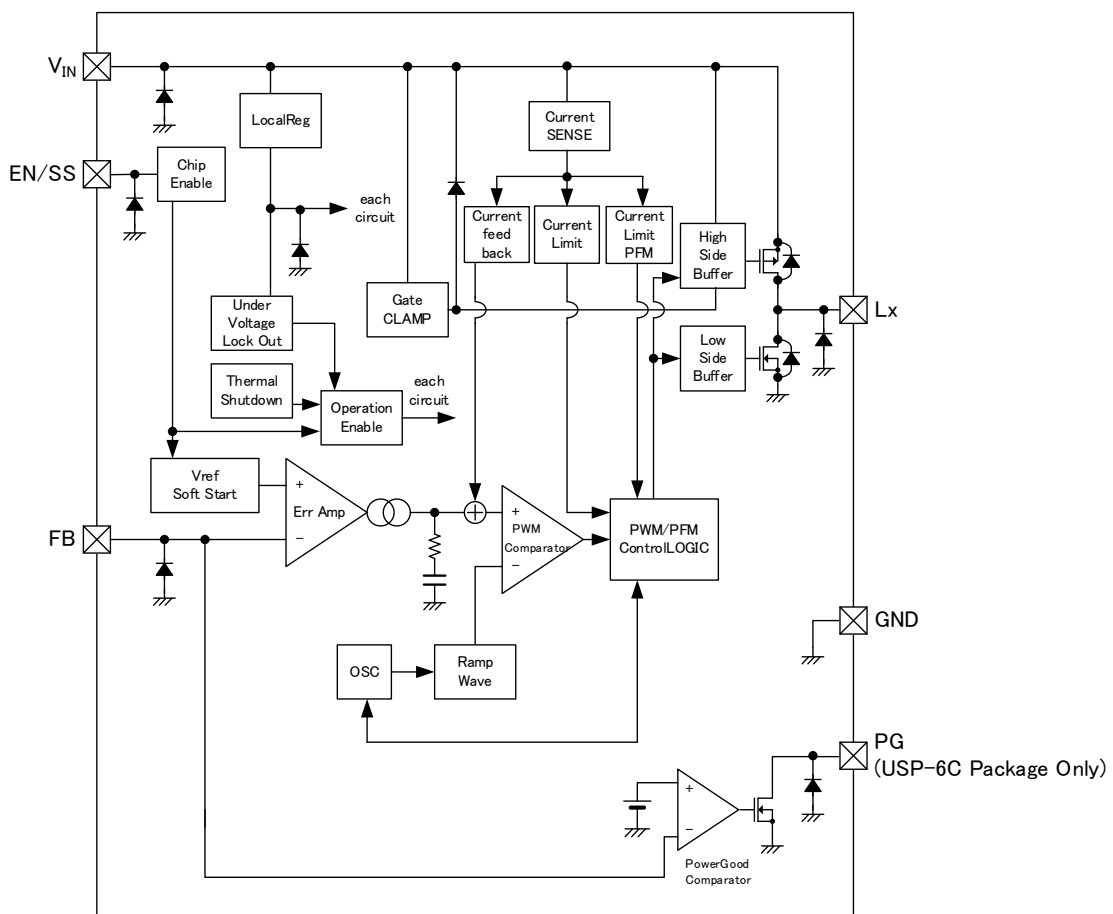


■動作説明

XD9267/68 シリーズの内部は、ソフトスタート付き基準電圧源、エラーアンプ、PWM コンパレータ、ランプ波回路、オシレータ(OSC)回路、位相補償(Current feedback)回路、電流制限(Limit)回路、カレントリミット PFM 回路、High side ドライバ Tr.、Low side ドライバ Tr.、バッファードライブ回路、内部電源(Local Reg)回路、アンダーボルテージロックアウト(UVLO)回路、ゲートクランプ(CLAMP)回路、サーマルシャットダウン(TSD)回路、パワーグッドコンパレータ、コントロールブロック等で構成されています。

基準電圧と FB 端子よりフィードバックされた電圧をエラーアンプで比較し、エラーアンプの出力に位相補償を加えた制御信号を、PWM 制御時のスイッチングの ON タイムを決定するために PWM コンパレータに信号を入力します。PWM コンパレータは、上記制御信号とランプ波を比較した出力信号をバッファ回路に送り、制御されたデューティ幅を有したスイッチングパルスを Lx 端子より出力します。これらの制御を連続的に行うことで出力電圧を安定させています。

また、位相補償(Current feedback)回路により、スイッチング毎のドライバトランジスタの電流がモニタリングされており、エラーアンプの出力信号に多重帰還信号として変調をかけています。これにより、セラミックコンデンサなどの低 ESR コンデンサを使用しても安定した帰還系が得られ、出力電圧の安定化が図られています。



*上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

<基準電圧源>

本 IC の出力電圧の基準となる電圧を生成する回路です。

<オシレータ回路>

スイッチング周波数はこの回路により決定されています。周波数は内部で 2.2MHz に固定化されており、ここで生成されたクロックで PWM 制御に必要なランプ波が作られています。

<エラーアンプ>

エラーアンプに外部抵抗 R_{FB1} 、 R_{FB2} で分割された出力電圧がフィードバックされ、基準電圧と比較されます。基準電圧より低い電圧がフィードバックされるとエラーアンプの出力電圧は高くなるように動作します。エラーアンプによって最適化された信号がミキサーへ送られます。

■動作説明

<電流制限・短絡保護機能>

XD9267/XD9268 シリーズの電流制限回路は、Lx に接続された High side ドライバ Tr. 及び Low side ドライバ Tr. に流れる電流を監視しており、過電流を検出すると電流制限機能が動作します。

①High side 電流制限

High side ドライバ Tr. に流れる電流を検出し等価的にコイル電流を監視しております。High side 電流制限機能は、コイル電流の Peak 値が High side 電流制限値 I_{LIMH} に達すると強制的に High side ドライバ Tr. をオフします。

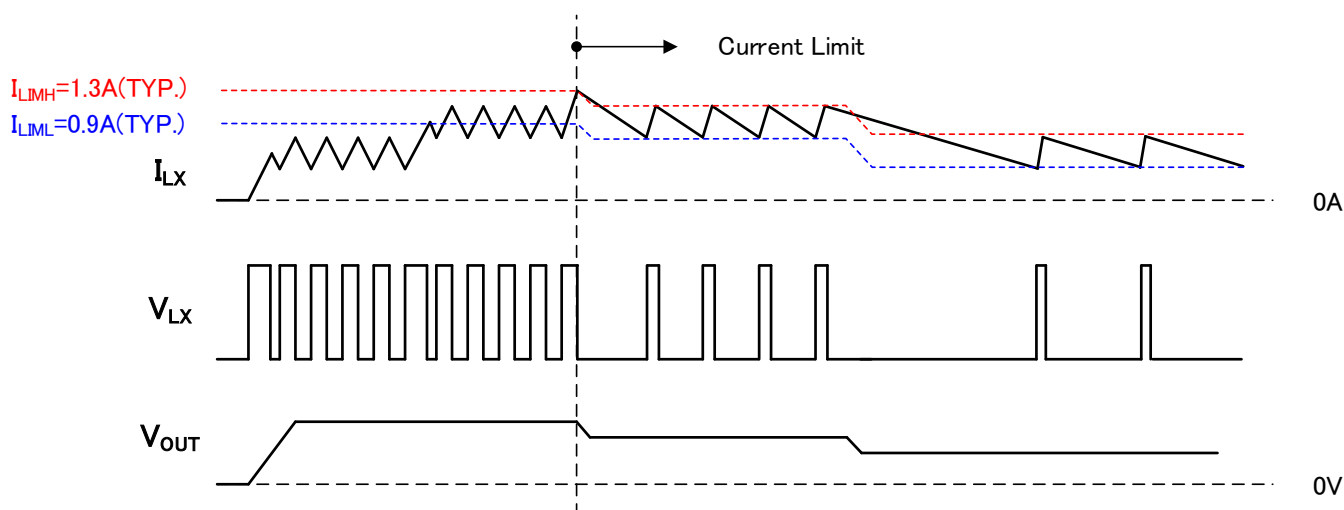
High side 電流制限値 $I_{LIMH}=1.3A(TYP.)$

②Low side 電流制限

Low side ドライバ Tr. に流れる電流を検出し等価的にコイル電流を監視しております。Low side 電流制限機能は、High side 電流制限値 I_{LIMH} に到達するまでは動作しません。High side 電流制限値に到達後、コイル電流が Low side 電流制限値 I_{LIML} 以下になるまで High side ドライバ Tr. のオンを禁止します。

Low side 電流制限値 $I_{LIML}=0.9A(TYP.)$

出力電流が増加し過電流制限値に達した場合、電流フォールドバック(フの字)回路が動作し、出力電圧降下と同時に出力電流を絞る動作を行います。過電流状態が解除されると出力電圧は自動復帰します。



■動作説明

<ソフトスタート機能>

出力電圧を緩やかに立ち上げるためにエラーアンプの入力である基準電圧を緩やかに立ち上げます。この基準電圧の立ち上がり時間がソフトスタート時間になります。ソフトスタート時間は、内部で設定された時間 t_{SS1} (TYP. 2.0ms)か、EN/SS 端子にコンデンサと抵抗を付けることで設定される時間のどちらか遅い方になります。

<サーマルシャットダウン>

過熱保護としてサーマルシャットダウン (TSD) 回路を内蔵しています。ジャンクション温度が検出温度に達するとドライバ Tr.を強制的にオフさせます。ドライバ Tr.がオフ状態を継続したままジャンクション温度が解除温度まで下がると、ドライバ Tr.がオン状態となり、ソフトスタート機能が働きながら再起動(自動復帰)します。

<UVLO>

IC の内部電源を監視し、内部電源の出力が低電圧時に動作不安定による Lx 端子の誤パルス出力を防止するための機能です。 V_{IN} 端子電圧の低下に伴い、IC の内部電源の電圧は低下するため、 V_{IN} 端子電圧が低下すると UVLO 機能が動作します。

V_{IN} 端子電圧が V_{UVLOD} (TYP. 2.7V) 以下になると、UVLO 機能が動作し、ドライバ Tr.を強制的にオフ させます。

V_{IN} 端子電圧が V_{UVLOR} (TYP. 2.8V) 以上になると、UVLO 機能が解除され、ソフトスタート機能が働き、出力電圧が立上ります。UVLO による停止は、シャットダウンではなくパルス出力を停止している状態の為、内部回路は動作しています

<パワーグッド>

USP-6C パッケージはパワーグッド機能によって出力の状態および IC の状態を監視することが可能です。

CONDITION		SIGNAL
EN/SS = H	$V_{FB} > V_{PGDET}$	H (High impedance)
	$V_{FB} \leq V_{PGDET}$	L (Low impedance)
	Thermal Shutdown	L (Low impedance)
	UVLO ($V_{IN} < V_{UVLOD}$)	Undefined State
EN/SS = L	Stand-by	L (Low impedance)

PG 端子は Nch オープンドレイン出力のため、PG 端子にプルアップ抵抗(100k Ω 程度)を接続してご使用下さい。パワーグッド機能を使用しない場合、PG 端子は GND に接続またはオープンにしてご使用ください。

■使用上の注意

- 1) 一時的、過渡的な電圧降下および電圧上昇等の現象について。
絶対最大定格を超える場合には、劣化または破壊する可能性があります。

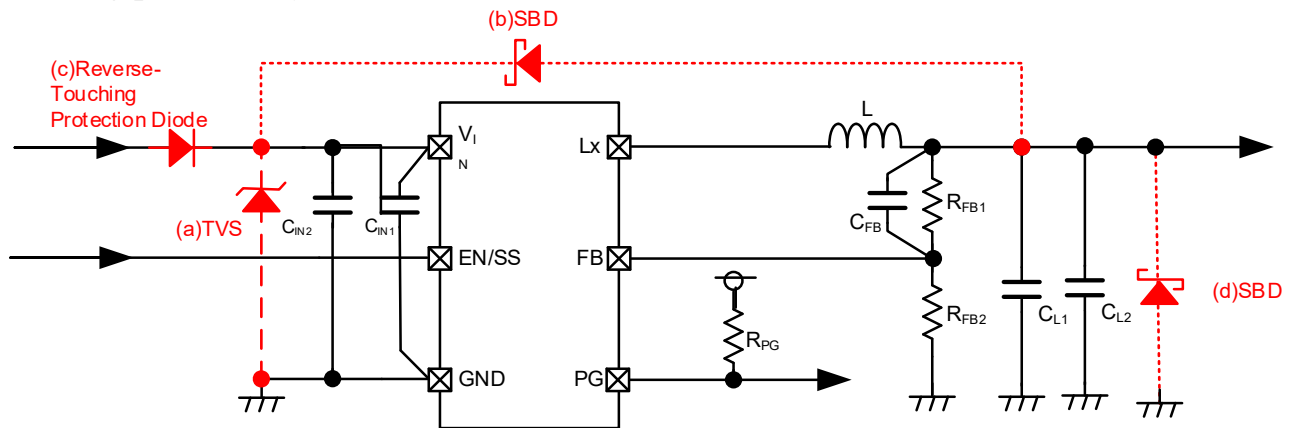
機械式スイッチによるチャタリングや外部からのサージ電圧および逆接などにより、本 IC に絶対最大電圧を超える電圧が印加される場合は保護回路による対策を行ってください。対策例を(a)~(c)に示します。

(a) 電源ラインの過渡的な変動により定格を越える電圧が V_{IN} 端子に入った際、IC の破壊に繋がる恐れがあります。 V_{IN} -GND 間に TVS を追加し対策を行ってください。

(b) 入力電圧が出力電圧より低下した条件では、IC 内部の寄生ダイオードに過電流が流れ、 Lx 端子の絶対最大定格を超える可能性があります。 V_{in} -GND 間が低インピーダンスで入力側に電流が引き込まれる場合、 V_{OUT} - V_{IN} 間に SBD を追加するなどの対策を行ってください。

(c) 逆接時やチャタリングにより入力電圧にマイナス電圧が印加された場合に、IC の寄生ダイオードに過電流が流れ IC が破壊する可能性があります。逆接保護ダイオード(Reverse-Touching Protection Diode)を追加するなどして対策を行ってください。

(d) V_{OUT} が急峻に短絡された時、短絡に関わるケーブルの寄生インダクタ成分と出力コンデンサ(C_L)、 V_{OUT} ラインの基板引き回し等のインピーダンスによる共振が発生し、耐圧を超える負電圧が発生する可能性があります。 V_{OUT} -GND 間に SBD を追加するなどの対策を行ってください。



- 2) 外付け部品および本 IC の絶対最大定格を超えないようにしてください。
- 3) DC/DC コンバータのようなスイッチングレギュレータはスパイクノイズやリップル電圧が生じます。これらは周辺部品(コイルのインダクタンス値、コンデンサ、周辺部品の基板レイアウト)によって大きく影響を受けます。設計される際は各部品の仕様及び標準回路例を参考の上、十分に実機にてご確認ください。
特にコンデンサの特性には注意し、X7R または X5R(EIA 規格)などの温度特性の良好なセラミックコンデンサを使用してください。また、セラミックコンデンサの外形サイズによっては、バイアス依存による容量抜けが顕著に起こる場合がありますのでご注意ください。
- 4) 本 IC は電流制限回路により、コイルのピーク電流を監視しております。入出力電位差が大きい場合や負荷電流が大きい場合にピーク電流が増加する為、電流制限がかかりやすくなり、動作が不安定になる可能性があります。ピーク電流が大きくなる場合はコイルのインダクタンス値を調整し十分に動作を確認してご使用ください。

尚、以下の式にてピーク電流は示されます。

$$\text{ピーク電流} : I_{pk} = (V_{IN} - V_{OUT}) \times V_{OUT} / V_{IN} / (2 \times L \times f_{osc}) + I_{out}$$

L : コイルのインダクタンス値 [H]

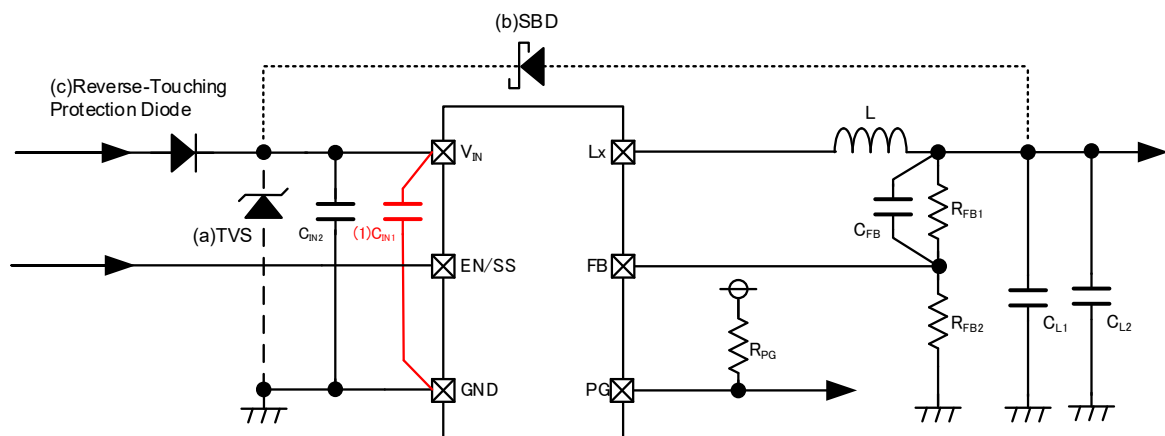
f_{osc} : スwitching 周波数 [Hz]

I_{out} : 負荷電流 [A]

- 5) 電流制限値(Current Limit)は本 IC 内部の伝搬遅延により、コイルの特性等の影響によっては、電気的特性を超えることがあります。

■使用上の注意

- 6) Min On Time が 85ns(TYP.)以下となる条件(入出力電位差が大きい、負荷電流が小さい)では、PWM 制御でも間欠動作となりリップルが大きくなる場合があります。
- 7) 非連続モードから連続モードの切り替わり、及び 100% Duty への切り替わり付近でリップル電圧が大きくなる場合があります。実機にて十分ご確認の上ご使用ください。
- 8) PWM/PFM 自動切替品(XD9268)は、高温且つ無負荷時に連続パルスによりリップルが重畳する場合があります。無負荷で使用する場合は V_{OUT} から、100 μ A 以上のアイドル電流を流してください。出力電圧設定抵抗 R_{FB2} を 7.5k Ω 以下に設定して頂く事でも無負荷時リップル重畳を抑える事が可能ですが、その際の出力電圧の設定は標準回路例に記載の出力電圧の設定をご参照ください。
- 9) EN/SS 端子を使用した外部ソフトスタートをご使用の場合、電源投入時などに EN/SS 端子が中間電圧にある状態で起動しますと、外部ソフトスタートが効かなくなり、突入電流の増加等が生じることがあります。
- 10) IC を正常に動作させるため、バイパスコンデンサによる交流インピーダンスを十分に低減されて安定した入力電圧を V_{IN} 端子に供給して下さい。特に、入力電圧の振幅が 5V 以上 かつ $\pm 0.1V/\mu s$ 以上の変動が生じた場合、IC 内部の内部電源が変動することにより UVLO 機能が誤動作する可能性があります。その場合は、 L_x 端子の誤パルス出力を防止する保護状態となりスイッチングを停止します。その後、ソフトスタート機能が動作した後、通常動作に移行します。入力電圧の瞬時的な変動が発生する場合は、入力容量を増やすなどして対策を行って下さい。
- 11) 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。
- 12) 基板レイアウト上の注意
配線のインピーダンスが高い場合、出力電流によるノイズの回り込みや位相ずれを起こしやすくなり、動作が不安定になる事がありますので入力コンデンサ(C_{IN})、出力コンデンサ(C_L)はできる限り IC の近くに実装してください。
 - (1) V_{IN} 電位の変動をできるだけ抑える為に V_{IN} 端子と GND 端子に最短でバイパスコンデンサ(C_{IN})を接続してください。また、ご使用する条件下で V_{IN} 電位の変動が想定される場合は、入力コンデンサ(C_{IN})を増やすなどの対策を行ってください。



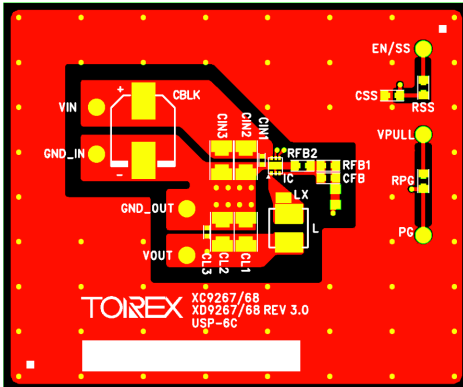
- (2) 各周辺部品はできる限り IC の近くに実装してください。また、各周辺部品は、IC と同じ回路基板上に配置するようにして下さい。(IC から見て裏面等には配置しないで下さい。)
- (3) 周辺部品は配線のインピーダンスを下げる為、太く短く配線してください。
- (4) スwitching時の GND 電流による GND 電位の変動は IC の動作を不安定にする場合がありますので、GND 配分強化してください。
- (5) 本製品はドライバ Tr.内蔵のため、 I_{OUT} の電流、及び High side ドライバ Tr.のオン抵抗、Low side ドライバ Tr.のオン抵抗により発熱が生じますので、必要に応じて放熱対策を行ってください。

■使用上の注意

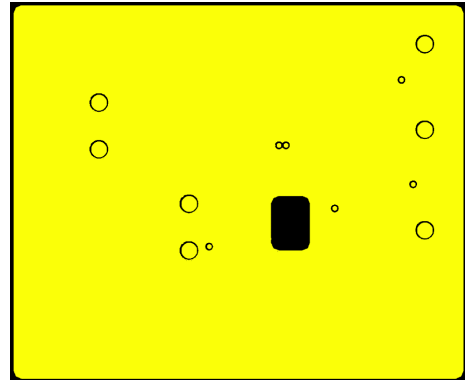
<参考パターンレイアウト>

USP-6C

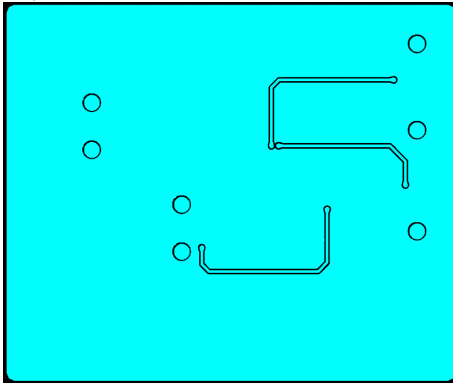
Layer 1



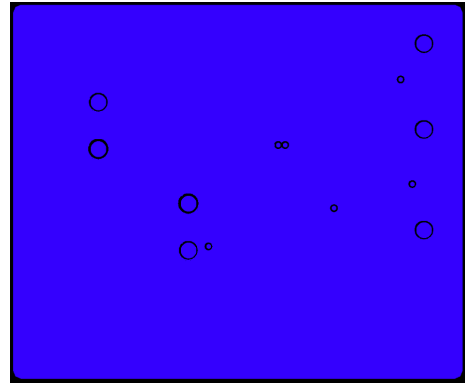
Layer 2



Layer 3

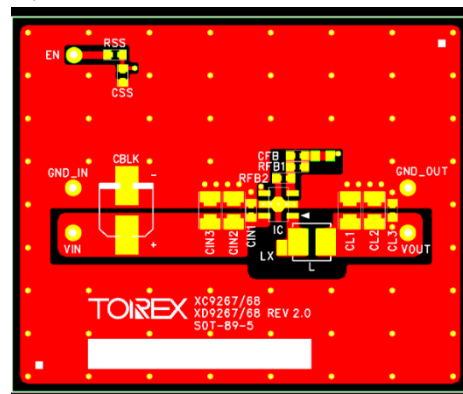


Layer 4

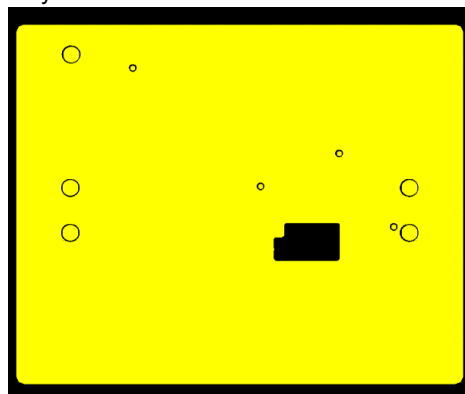


SOT-89-5

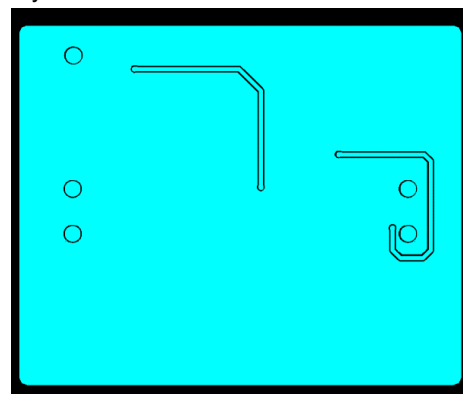
Layer 1



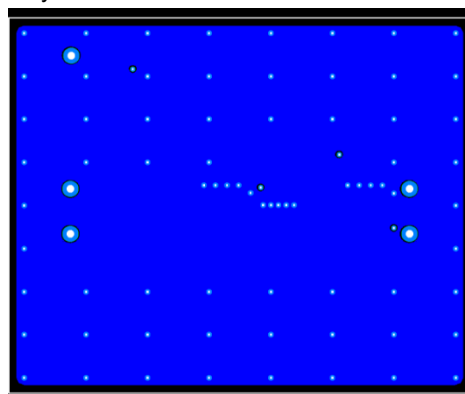
Layer 2



Layer 3

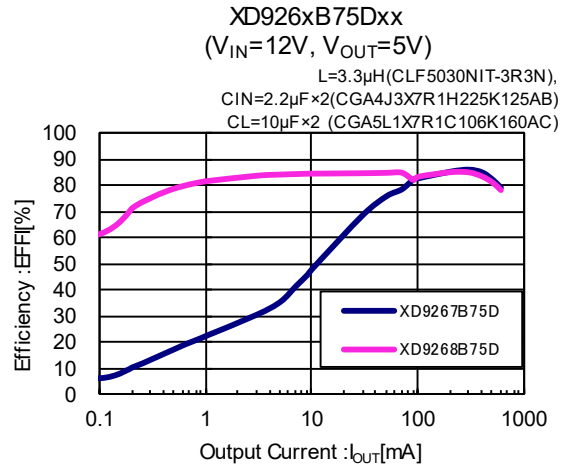
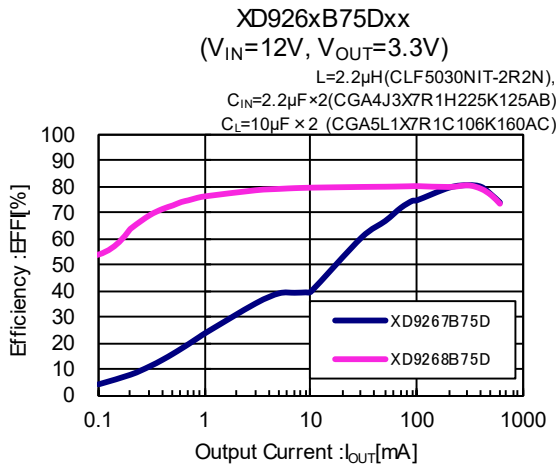


Layer 4

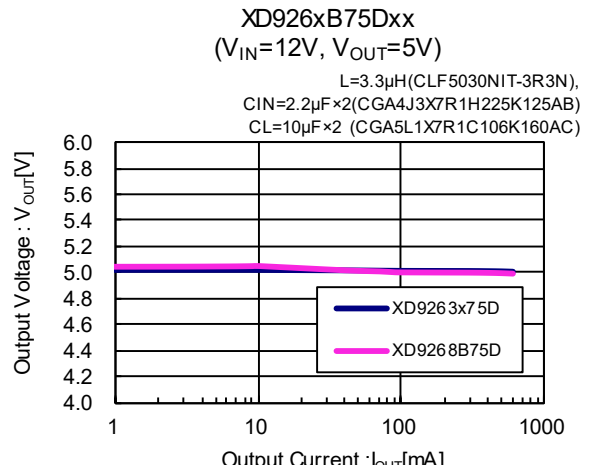
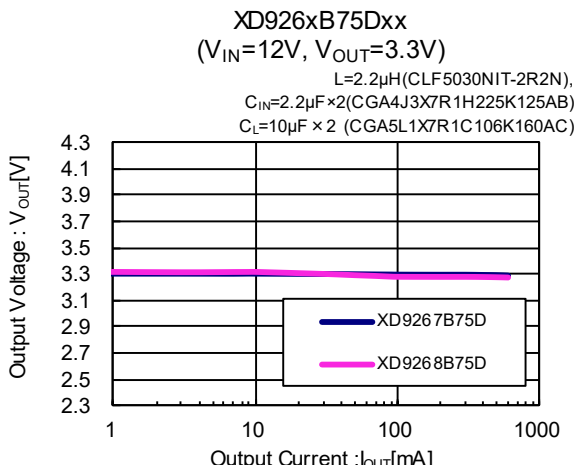


■ 特性例

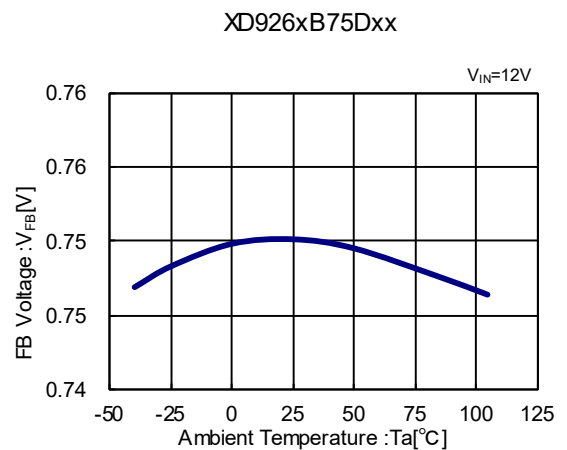
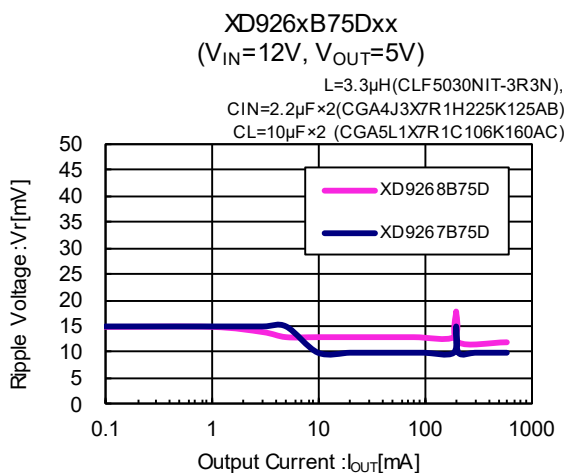
(1) Efficiency vs. Output current



(2) Output Voltage vs. Output Current

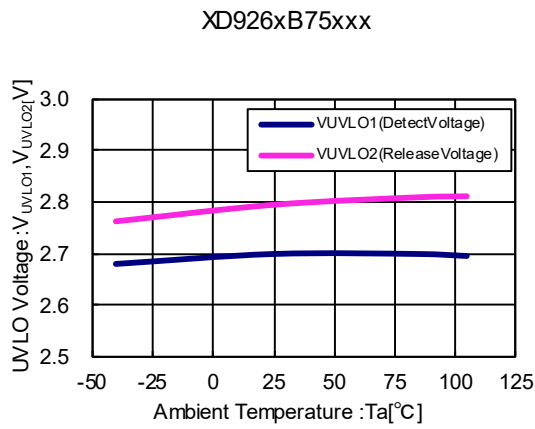


(3) Ripple Voltage vs. Output Current

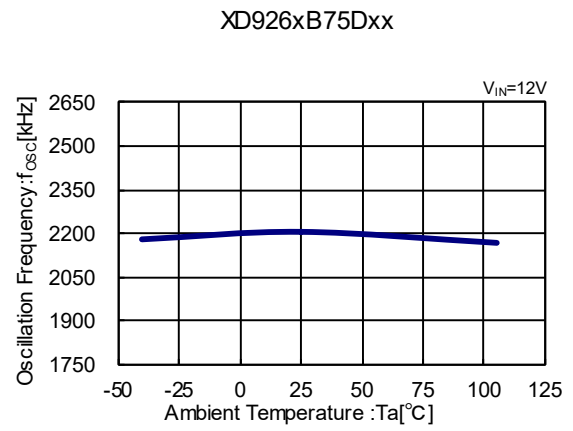


■ 特性例

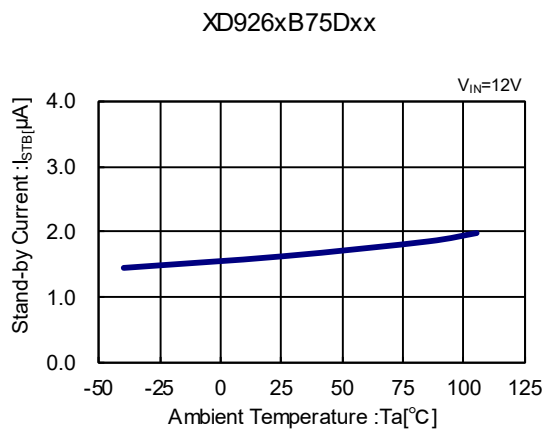
(5) UVLO Voltage vs. Ambient Temperature



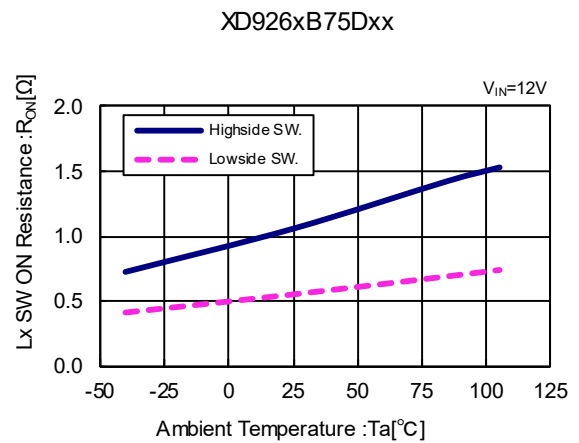
(6) Oscillation Frequency vs. Ambient Temperature



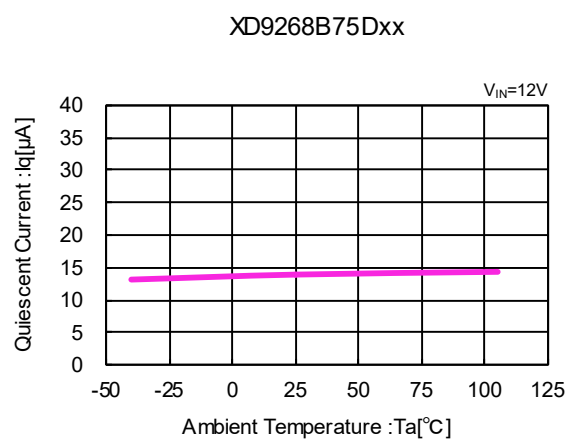
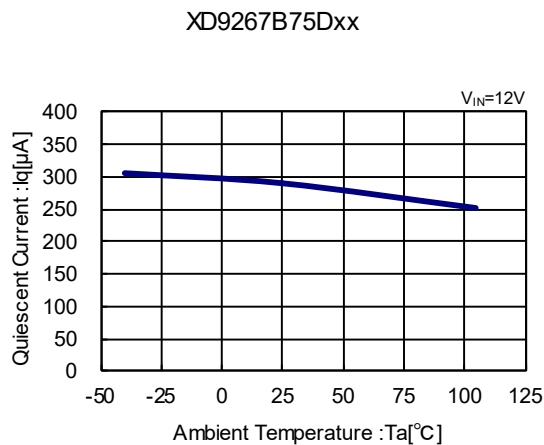
(7) Stand-by Current vs. Ambient Temperature



(8) Lx SW ON Resistance vs. Ambient Temperature

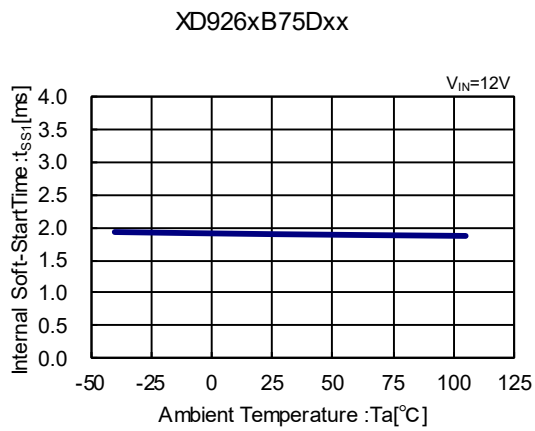


(9) Quiescent Current vs. Ambient Temperature

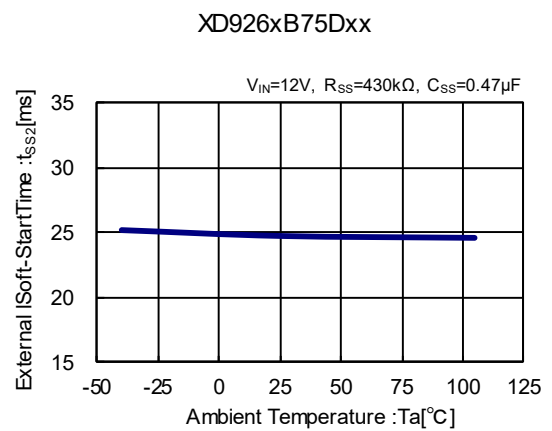


■ 特性例

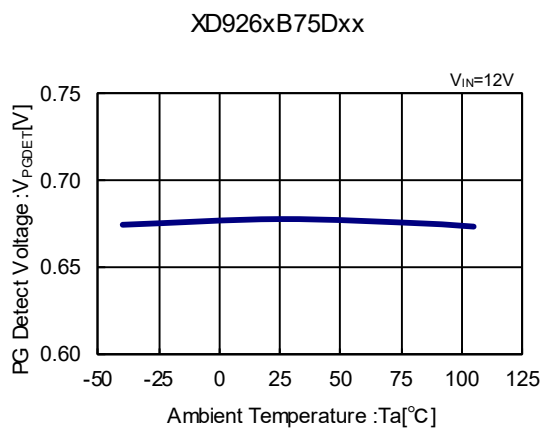
(10) Internal Soft-Start Time vs. Ambient Temperature



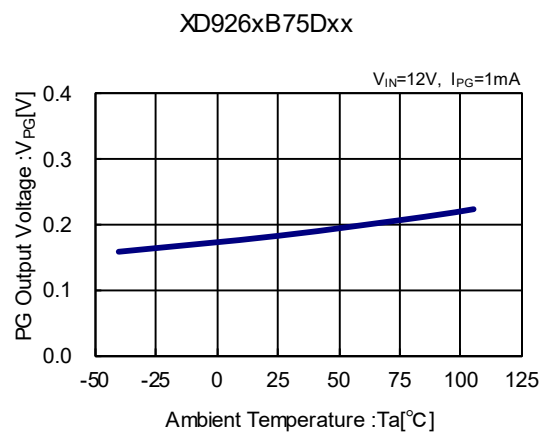
(11) External Soft-Start Time vs. Ambient Temperature



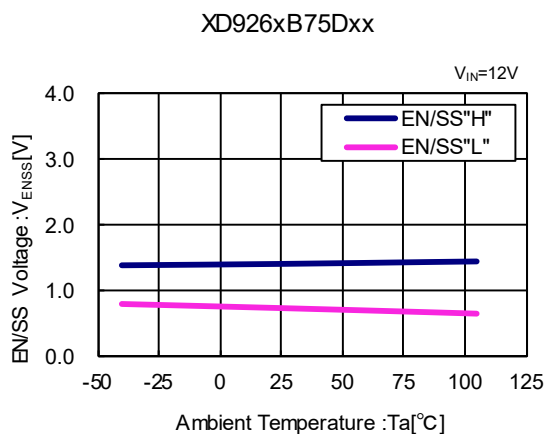
(12) PG Detect Voltage vs. Ambient Temperature



(13) PG Output Voltage vs. Ambient Temperature



(14) EN/SS Voltage vs. Ambient Temperature

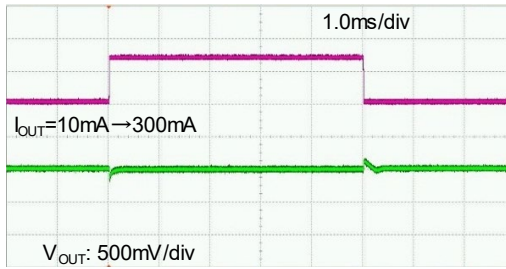


■ 特性例

(15) Load Transient Response

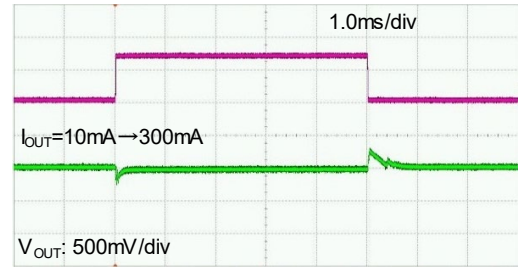
XD9267B75Dxx

$V_{IN}=12V, V_{OUT}=3.3V, I_{OUT}=10mA \rightarrow 300mA$
 $L=2.2\mu H$ (CLF5030NIT-2R2N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



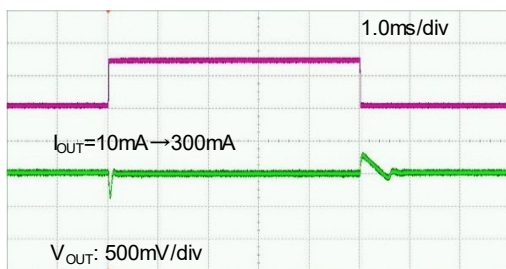
XD9268B75Dxx

$V_{IN}=12V, V_{OUT}=3.3V, I_{OUT}=10mA \rightarrow 300mA$
 $L=2.2\mu H$ (CLF5030NIT-2R2N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



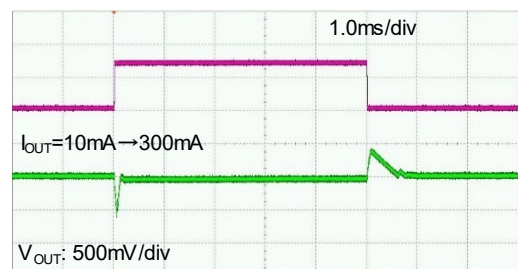
XD9267B75Dxx

$V_{IN}=12V, V_{OUT}=5.0V, I_{OUT}=10mA \rightarrow 300mA$
 $L=3.3\mu H$ (CLF5030NIT-3R3N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



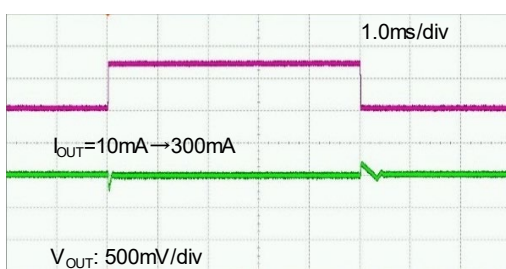
XD9268B75Dxx

$V_{IN}=12V, V_{OUT}=5.0V, I_{OUT}=10mA \rightarrow 300mA$
 $L=3.3\mu H$ (CLF5030NIT-3R3N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



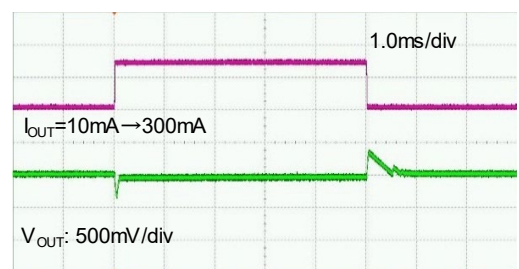
XD9267B75Dxx

$V_{IN}=24V, V_{OUT}=5.0V, I_{OUT}=10mA \rightarrow 300mA$
 $L=3.3\mu H$ (CLF5030NIT-3R3N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



XD9268B75Dxx

$V_{IN}=24V, V_{OUT}=5.0V, I_{OUT}=10mA \rightarrow 300mA$
 $L=3.3\mu H$ (CLF5030NIT-3R3N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



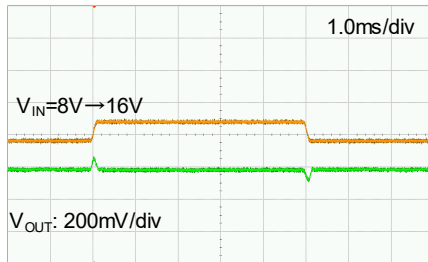
■ 特性例

(16) Input Transient Response

XD926xB75Dxx

$V_{IN}=8V \rightarrow 16V$, $V_{OUT}=5.0V$, $I_{OUT}=300mA$

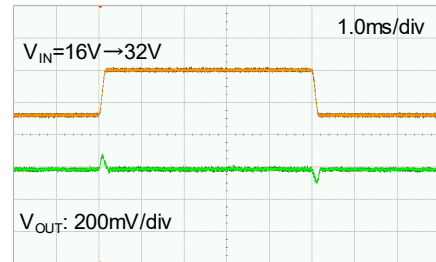
$L=3.3\mu H$ (CLF5030NIT-3R3N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



XD926xB75Dxx

$V_{IN}=16V \rightarrow 32V$, $V_{OUT}=5.0V$, $I_{OUT}=300mA$

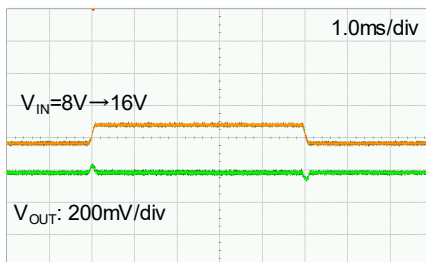
$L=3.3\mu H$ (CLF5030NIT-3R3N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



XD926xB75Dxx

$V_{IN}=8V \rightarrow 16V$, $V_{OUT}=3.3V$, $I_{OUT}=300mA$

$L=2.2\mu H$ (CLF5030NIT-2R2N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)

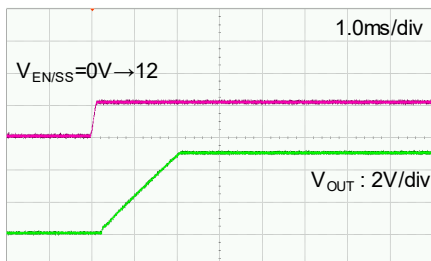


(17) EN/SS Rising Response

XD926xB75Dxx

$V_{IN}=12V$, $V_{EN/SS}=0 \rightarrow 12V$, $V_{OUT}=5V$, $I_{OUT}=300mA$

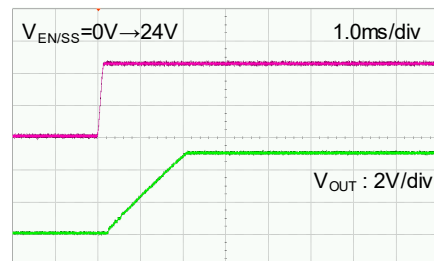
$L=3.3\mu H$ (CLF5030NIT-3R3N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



XD926xB75Dxx

$V_{IN}=24V$, $V_{EN/SS}=0 \rightarrow 24V$, $V_{OUT}=5V$, $I_{OUT}=300mA$

$L=3.3\mu H$ (CLF5030NIT-3R3N),
 $C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)
 $C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



■ 特性例

(17) EN/SS Rising Response

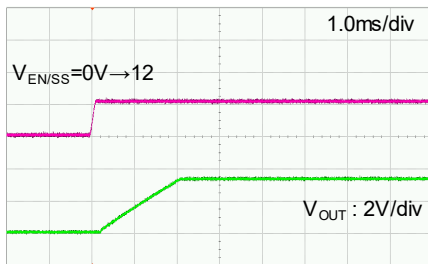
XD926xB75Dxx

$V_{IN}=12V$, $V_{EN/SS}=0 \rightarrow 12V$, $V_{OUT}=3.3V$, $I_{OUT}=300mA$

$L=2.2\mu H$ (CLF5030NIT-2R2N),

$C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)

$C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



(18) VIN Rising Response

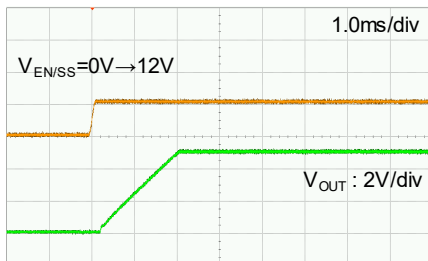
XD926xB75D

$V_{IN}=0 \rightarrow 12V$, $V_{EN/SS}=0 \rightarrow 12V$, $V_{OUT}=5V$, $I_{OUT}=300mA$

$L=3.3\mu H$ (CLF5030NIT-3R3N),

$C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)

$C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



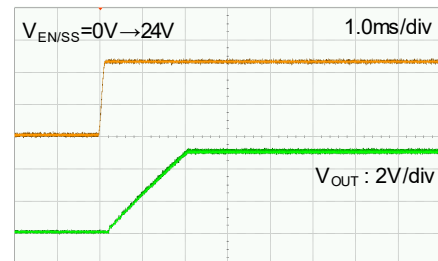
XD926xB75Dxx

$V_{IN}=0 \rightarrow 24V$, $V_{EN/SS}=0 \rightarrow 24V$, $V_{OUT}=5V$, $I_{OUT}=300mA$

$L=3.3\mu H$ (CLF5030NIT-3R3N),

$C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)

$C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



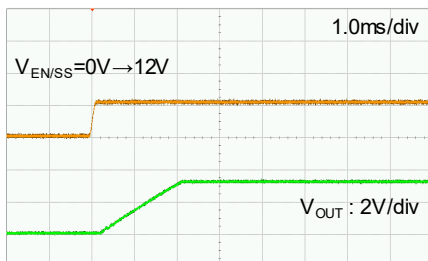
XD926xB75Dxx

$V_{IN}=0 \rightarrow 12V$, $V_{EN/SS}=0 \rightarrow 12V$, $V_{OUT}=3.3V$, $I_{OUT}=300mA$

$L=2.2\mu H$ (CLF5030NIT-2R2N),

$C_{IN}=2.2\mu F \times 2$ (CGA4J3X7R1H225K125AB)

$C_L=10\mu F \times 2$ (CGA5L1X7R1C106K160AC)



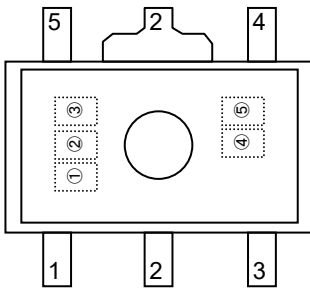
■ パッケージインフォメーション

最新のパッケージ情報については www.torex.co.jp/technical-support/packages/ をご覧ください。

PACKAGE	OUTLINE / LAND PATTERN	THERMAL CHARACTERISTICS
SOT-89-5	SOT-89-5 PKG	SOT-89-5 Power Dissipation
USP-6C	USP-6C PKG	USP-6C Power Dissipation

■マーキング

●SOT-89-5

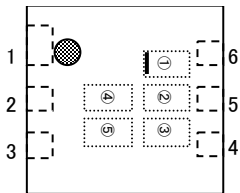


マーク①② 製品番号、Type を表す。

シンボル		品名表記例
①	②	
K	1	XD9267B75***-Q
	2	XD9268B75***-Q

※USP-6C は、マーク下バー仕様とする。

●USP-6C(マーク下バー仕様)



マーク③ 発振周波数を表す。

シンボル	Oscillation Frequency	品名表記例
U	2.2MHz	XD926*B75D**-Q

マーク④⑤ 製造ロットを表す。

01~09, 0A~0Z, 11~9Z, A1~A9, AA~AZ, B1~ZZ を繰り返す。
(但し、G, I, J, O, Q, W は除く。反転文字は使用しない。)

1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。ただし、弊社が車載用等の用途を指定する場合を除きます。また車載用等使用の場合、弊社の事前の書面による許可なくして使用しないでください。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社