

XC25BS5 シリーズ

分周・逡倍回路内蔵 PLL クロックジェネレータ (低周波数対応)

概要

XC25BS5シリーズは、高周波・低消費電流で動作する超小型パッケージの分周・逡倍回路内蔵PLLクロックジェネレータです。

分周回路、逡倍用PLL回路を内蔵しています。

分周比(M)は1,3 ~ 2047分周、逡倍比は6 ~ 2047逡倍の任意値をトリミングで選択できます。出力周波数(Q0)は原発振(fCLKin)に対して $Q0=fCLKin \times N/M$ となります。出力周波数範囲は3MHz ~ 30MHzです。

Q1端子出力は原発振、原発振/2、比較周波数、GNDレベルから選択可能です。

原発振は12kHz ~ 35MHzの基準クロックを入力出来ます。この原発振を分周し比較周波数を生成します。比較周波数範囲は12kHz ~ 500kHzです。

CE端子により発振を停止させ、消費電流を抑えることが可能です。この時、出力はハイインピーダンス状態になります。

用途

- 水晶発振モジュール
- マイコン
- パームトップコンピュータ
- ハンディーオーディオ
- 各種システムクロック

特長

出力周波数 : 3MHz ~ 30MHz ($Q0=fCLKin \times N/M$)

入力周波数 (fO) : 12kHz ~ 35MHz

分周比 (M) : 1, 3 ~ 2047 分周から選択可能

逡倍比 (N) : 6 ~ 2047 逡倍から選択可能

出力 : 3 ステート

Q1 端子出力は原発振、原発振/2、比較周波数、GND レベルから選択可能

動作電圧範囲 : 2.97V ~ 5.5V

低消費電流 : CMOS 構造 スタンバイ機能付き(*1)

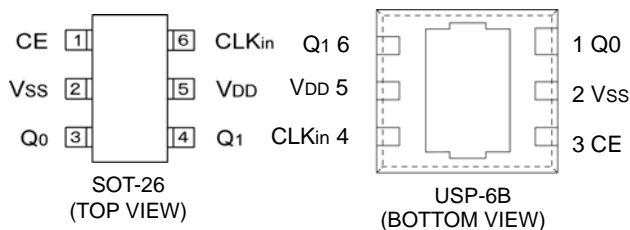
比較周波数 : 12kHz ~ 500kHz

パッケージ : SOT-26 ミニモールド、USP-6B

(*1) スタンバイ時は出力ハイインピーダンス

環境への配慮 : EU RoHS 指令対応、鉛フリー

端子配列



*放熱板はオープンでご使用下さい。
他の端子と接続する場合 5 番端子 (VDD)と接続の上ご使用下さい。

端子説明

端子番号		端子名	機能
SOT-26	USP-6B		
1	3	CE	チップイネーブル
2	2	Vss	GND 端子
3	1	Q0	PLL 出力端子
4	6	Q1	原発振、PLL 出力周波数 /2、比較周波数/および GND レベル出力端子 (1つを選択)
5	5	VDD	電源端子
6	4	CLKin	基準クロック入力端子

機能表

CE, Q0/Q1 端子真理値表

CE	動作
H	Q0, Q1 クロック出力
L	スタンバイ状態 出力端子 = ハイインピーダンス
オープン	スタンバイ状態 出力端子 = ハイインピーダンス (IC 内蔵抵抗により Vss 端子にプルダウン)

H= High レベル
L= Low レベル

製品分類

品番ルール

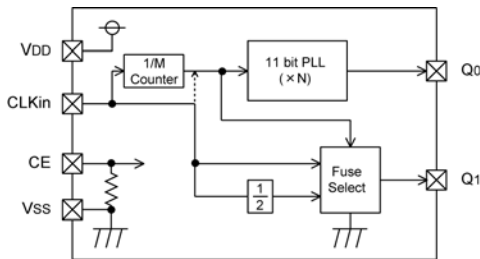
XC25BS5 - (*1)

記号	内容	シンボル	詳細内容
	品種番号	整数	但し、番号は社内基準に基づく 例 品種番号 001 = 001
	パッケージ形状 テーピング仕様 ^(*)2)	MR	SOT-26
		MR-G	SOT-26
		DR	USP-6B
		DR-G	USP-6B

(*1) 末尾に“-G”が付く場合は、ハロゲン&アンチモンフリーかつ RoHS 対応製品になります。

(*2) エンボステープポケットへのデバイス挿入方向は定まっております。標準とは別に逆挿入を要望される場合は弊社営業に相談ください。
(標準:④R-⑥、逆挿入:④L-⑥)

ブロック図



絶対最大定格

Ta = 25

項目	記号	定格	単位
電源電圧	VDD	VSS-0.3 ~ VSS+7.0	V
CLKin 端子電圧	VCK	VSS-0.3 ~ VDD+0.3	V
CE 端子電圧	VCE	VSS-0.3 ~ VDD+0.3	V
Q0 端子電圧	VQ0	VSS-0.3 ~ VDD+0.3	V
Q1 端子電圧	VQ1	VSS-0.3 ~ VDD+0.3	V
Q0 出力電流	IQ0	±50	mA
Q1 出力電流	IQ1	±50	mA
許容損失	SOT-26	Pd	150
	USP-6B		100
動作周囲温度	Topr	- 30 ~ + 80	°C
保存温度	Tstg	- 40 ~ +125	°C

製品設定値：例 1

XC25BS51XXMR

項目	記号	MIN.	TYP.	MAX.	単位
入力周波数	f CLKin	11.0000	-	16.9344	MHz
逡倍比	N/M	-	1.594	-	逡倍
PLL 出力周波数	fQ0	17.5383	-	27.0000	MHz
Q1 端子出力選択	Q1	GND			-

DC 電気的特性例

XC25BS51XXMR

fCLKin=16.9344MHz、逡倍比=1.594、Ta=25、無負荷

項目	記号	条件	MIN.	TYP.	MAX.	単位
電源電圧	VDD		2.97	3.30	3.63	V
H レベル入力電圧	VIH		2.7	-	-	V
L レベル入力電圧	VIL		-	-	0.6	V
H レベル入力電流	IiH	VCK = 3.3V	-	-	3.0	μA
L レベル入力電流	IiL	VCK = 0V	-3.0	-	-	μA
H レベル出力電圧	VOH	VDD = 2.97V, IOH = -8mA	2.5	-	-	V
L レベル出力電圧	VOL	VDD = 2.97V, IOL = 8mA	-	-	0.4	V
消費電流 1	IDD1	CE = 3.3V	-	3.0	6.0	mA
消費電流 2	IDD2	CE = 0V	-	-	5.0	μA
CE H レベル電圧	VCEH		2.7	-	-	V
CE L レベル電圧	VCEL		-	-	0.45	V
CE プルダウン抵抗 1	Rp1	CE = 3.3V	0.5	1.5	2.5	M
CE プルダウン抵抗 2	Rp2	CE = 0.3V	20.0	50.0	80.0	k

AC 電気的特性例

XC25BS51XXMR

fCLKin=16.9344MHz、逡倍比=1.594、Ta=25、負荷容量 CL=15pF

項目	記号	条件	MIN.	TYP.	MAX.	単位
出力立ち上がり時間	TTLH	VDD=3.3V(20% ~ 80%) ^(*)	-	5.0	-	ns
出力立ち下がり時間	TTHL	VDD=3.3V(20% ~ 80%) ^(*)	-	5.0	-	ns
デューティ比	DUTY		40	50	60	%
出力開始時間	Ton	^(*)	-	-	20	ms
PLL 出力ジッタ	Tj	1 ^(*)	-	40	-	ps

^(*) 設計保証

製品設定値：例 2

XC25BS51XXMR

項 目	記 号	MIN.	TYP.	MAX.	単 位
入力周波数	f CLKin	52.0000	-	78.0000	kHz
逡倍比	N/M	-	256.000	-	逡倍
PLL 出力周波数	fQ0	13.312	-	19.968	MHz
Q1 端子出力選択	Q1	GND			-

DC 電気的特性例

XC25BS51XXMR

fCLKin=78kHz、逡倍比=256、Ta=25、無負荷

項 目	記 号	条 件	MIN.	TYP.	MAX.	単 位
電源電圧	VDD		2.97	3.30	3.63	V
H レベル入力電圧	VIH		2.7	-	-	V
L レベル入力電圧	VIL		-	-	0.6	V
H レベル入力電流	IiH	VCK=3.3V	-	-	3.0	μA
L レベル入力電流	IiL	VCK=0V	-3.0	-	-	μA
H レベル出力電圧	VOH	VDD=2.97V, IOH= - 8mA	2.5	-	-	V
L レベル出力電圧	VOL	VDD=2.97V, IOL=8mA	-	-	0.4	V
消費電流 1	IDD1	CE=0.3V	-	2.0	4.0	mA
消費電流 2	IDD2	CE=0V	-	-	5.0	μA
CE H レベル電圧	VCEH		2.7	-	-	V
CE L レベル電圧	VCEL		-	-	0.45	V
CE プルダウン抵抗 1	Rp1	CE=3.3V	0.5	1.5	2.5	M
CE プルダウン抵抗 2	Rp2	CE=0.3V	20.0	50.0	80.0	k

AC 電気的特性例

XC25BS51XXMR

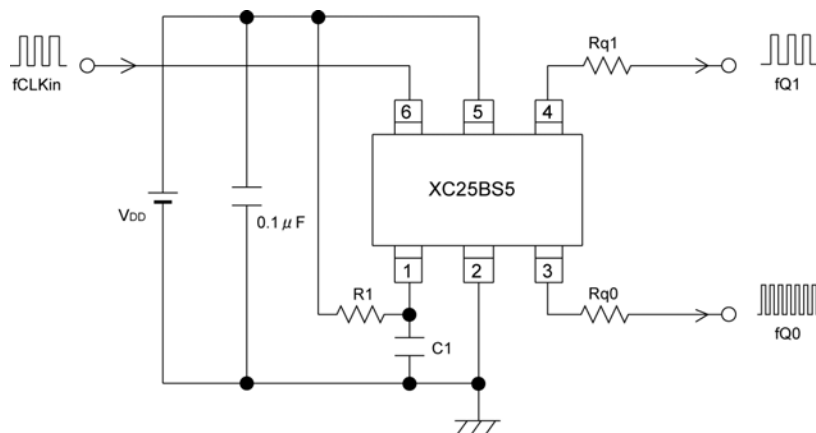
fCLKin=78kHz、逡倍比=256、Ta=25、負荷容量 CL=15pF

項 目	記 号	条 件	MIN.	TYP.	MAX.	単 位
出力立ち上がり時間	TTLH	VDD=3.3V(20% ~ 80%) ^(*)	-	5.0	-	ns
出力立ち下がり時間	TTHL	VDD=3.3V(20% ~ 80%) ^(*)	-	5.0	-	ns
デューティ比	DUTY		40	50	60	%
出力開始時間	Ton	^(*)	-	-	20	ms
PLL 出力ジッタ	Tj	1 ^(*)	-	20	-	ps

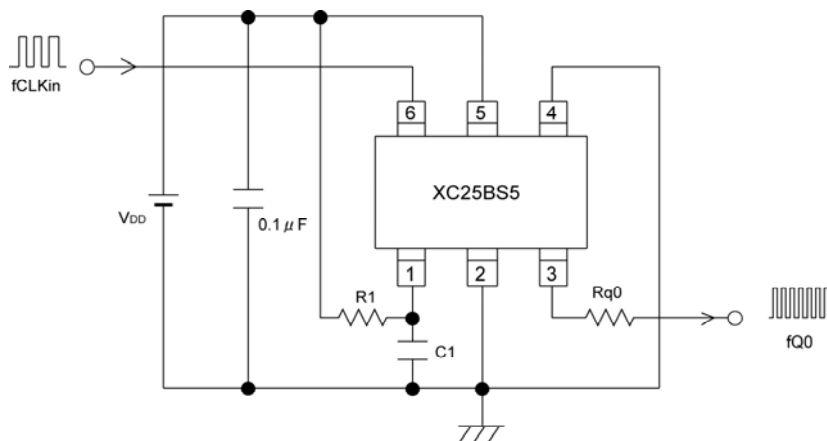
^(*) 設計保証

回路接続例

Q1 端子・・・原発振,原発振/2,比較周波数出力選択品



Q1 端子・・・GND 選択品

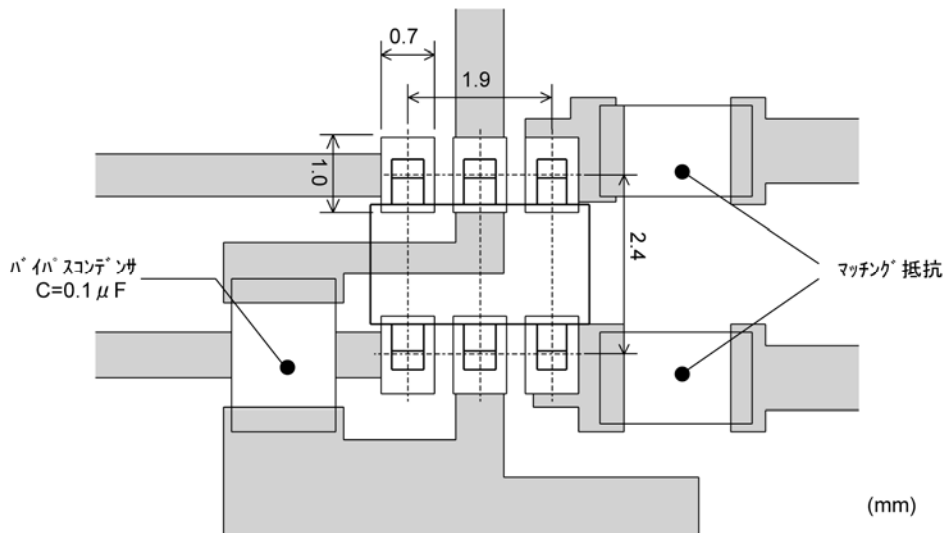


使用上の注意

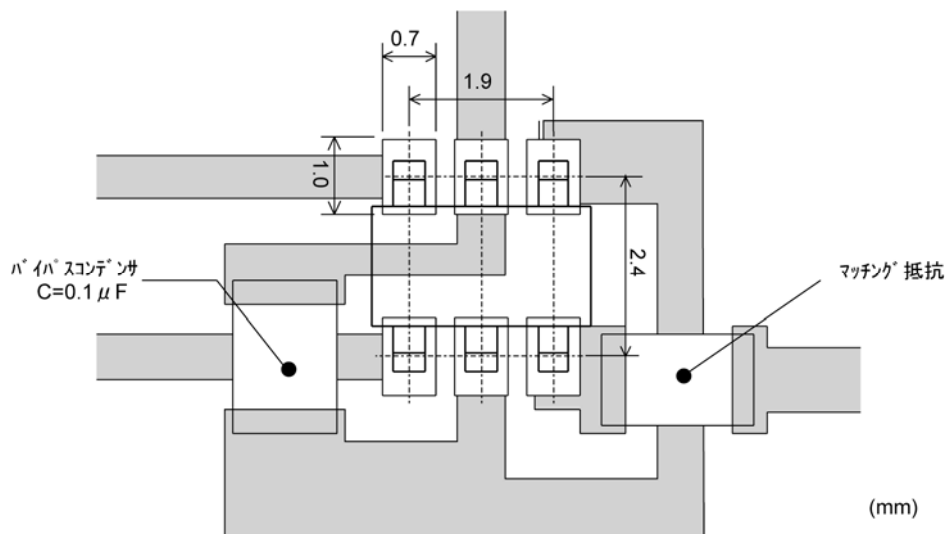
- (1) バイパスコンデンサ $0.1 \mu F$ を必ず配置して下さい。
- (2) R_{q0} および R_{q1} はマッチング抵抗です。不要輻射対策となりますので挿入を前提とされることをお勧め致します。
- (3) バイパスコンデンサおよびマッチング抵抗は IC の直近に配置して下さい。バイパスコンデンサが IC から離れていると、出力がロックできない場合があります。また、マッチング抵抗が IC から離れていると、抵抗と IC のピンの間のパターンで不要輻射が生じる場合があります。
- (4) Q1 端子を GND 選択された場合、IC 内部で GND に接続されておりますが基板上でも GND に接続されることをお勧め致します。
- (5) CE 端子を外部的信号にて制御しない場合には、安全の為 $R1=1k$ ・ $C1=0.1 \mu F$ による時定数回路の付加をお勧め致します。
- (6) 本 IC は PLL 回路によって原発振を逡倍・分周出力しております。この出力をさらに別の PLL 回路の原発振とした場合、最終出力信号のジッタが大きくなる可能性がありますので十分にご確認の上ご使用下さい。
- (7) 本 IC の電源にはシリーズレギュレータのような低ノイズ電源の使用をお勧め致します。スイッチングレギュレータ等リップル(ノイズ)を持った電源を使用した場合、ジッタが大きくなったり、ロックできない可能性がありますので十分にご確認の上ご使用下さい。
- (8) 本 IC は、入力周波数 対 出力周波数の逡倍動作はしますが、入力信号と出力信号の毎回のエッジ同士の同期は保証されるものではありません。

参考ランドパターン

Q1 端子・・・原発振、原発振/2、比較周波数出力選択品

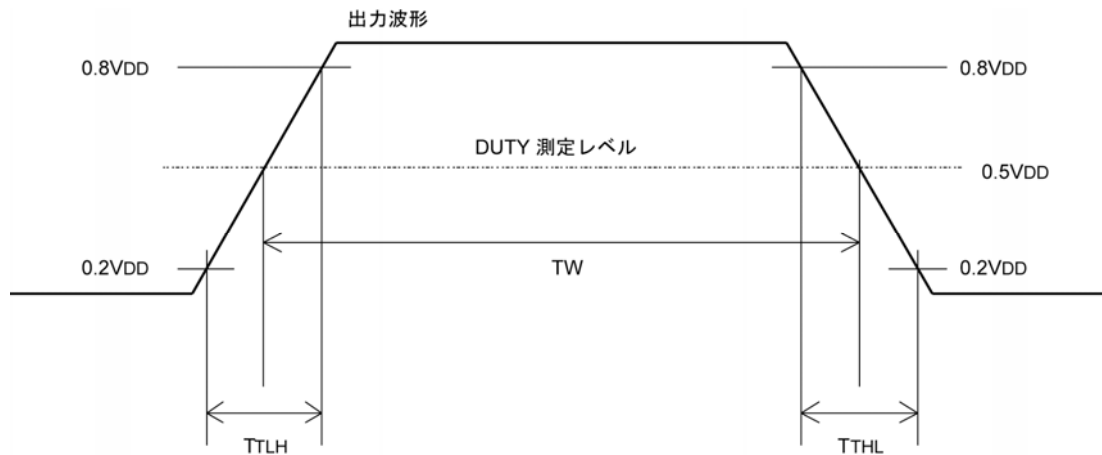


Q1 端子・・・GND 選択品

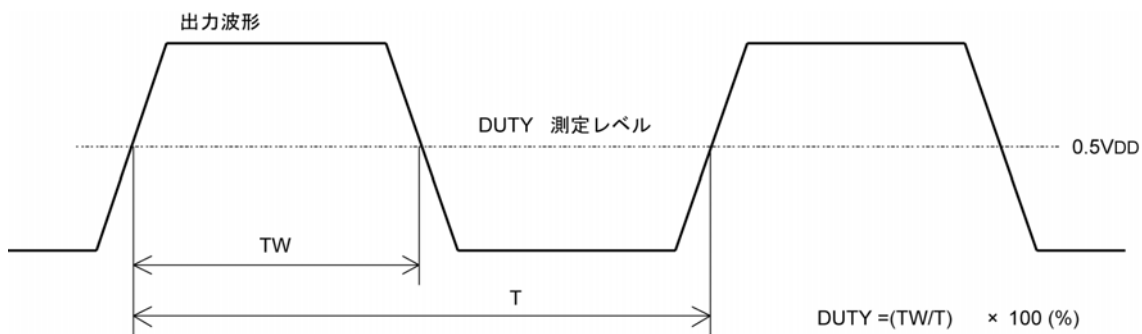


AC 特性測定波形

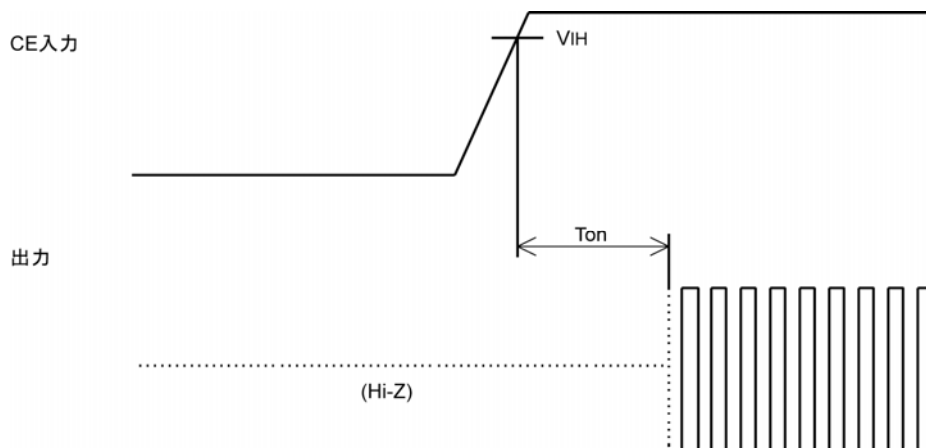
1) 出力立上り時間・出力立下り時間



2) デューティ比

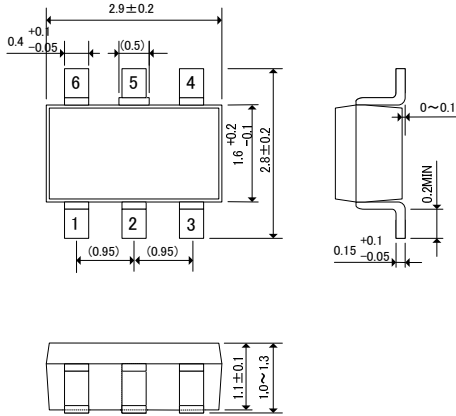


3) 出力開始時間

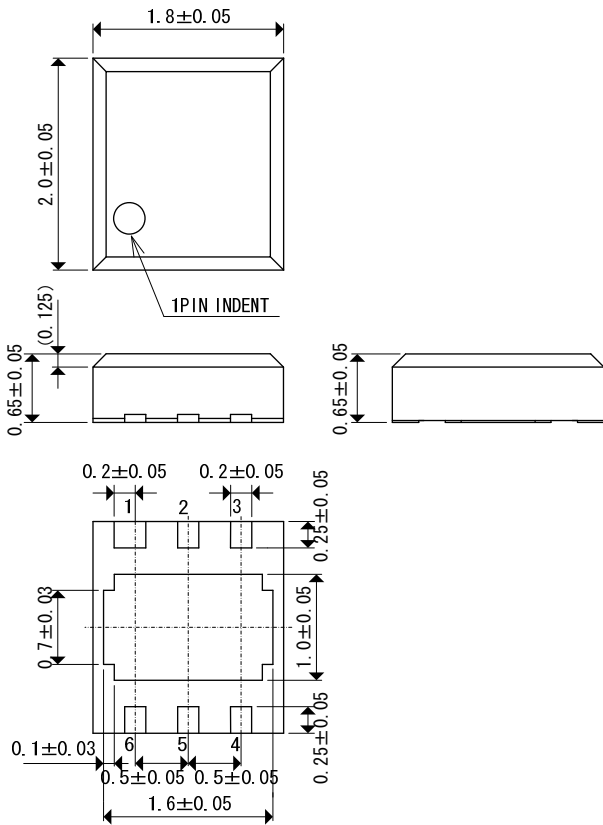


外形寸法図

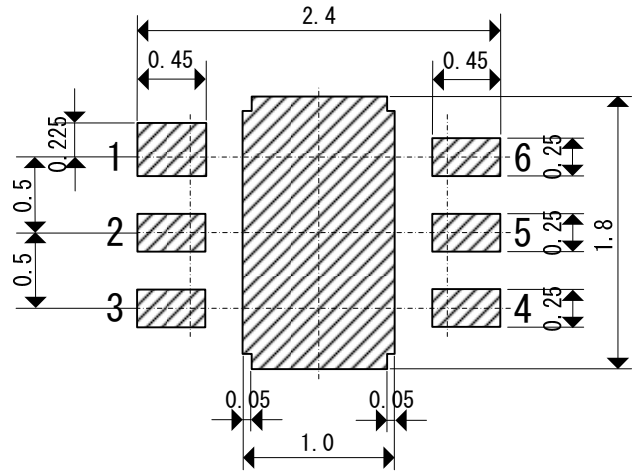
SOT-26



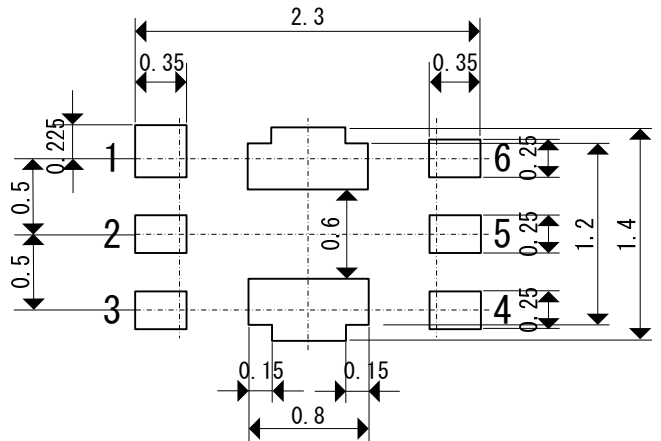
USP-6B



<USP-6B 参考パターンレイアウト>

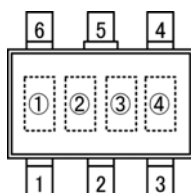


<USP-6B 参考メタルマスクデザイン>



マーキング

SOT-26



SOT-26
(TOP VIEW)

●XC25BS50

マーク①② 製品シリーズを表す。

シンボル		品名表記例
①	②	
B	5	XC25BS50**M*

マーク③ 品名ルール③を表す。

シンボル	品名表記例
1	XC25BS5001M*
5	XC25BS5005M*
6	XC25BS5006M*

●XC25BS51

マーク① 製品シリーズを表す。

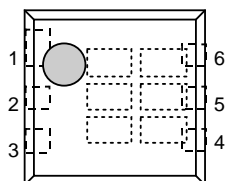
シンボル	品名表記例
5	XC25BS51**M*

マーク②③ 品名ルール②③を表す。

シンボル		品名表記例
②	③	
0	7	XC25BS5107M*

マーク④ 製造ロットを表す。0～9, A～Z 及び反転文字 0～9, A～Z を繰り返す。
(但し、G, I, J, O, Q, W は除く。)

●USP-6B



USP-6B
(TOP VIEW)

マーク①②③ 製品シリーズを表す。

シンボル			品名表記例
①	②	③	
B	S	0	XC25BS50**D*
B	S	1	XC25BS51**D*

マーク④⑤ 品名ルール②③を表す。

例:

シンボル		品名表記例
④	⑤	
0	7	XC25BS5*07D*

マーク⑥ 製造ロットを表す。0～9, A～Z を繰り返す。
(但し、G, I, J, O, Q, W は除く。)
注: 反転文字は使用しない。

XC25BS5 シリーズ

●SOT-26 パッケージ許容損失

SOT-26 パッケージにおける許容損失特性例となります。

許容損失は実装条件等に影響を受け値が変化するため、下記実装条件にての参考データとなります。

1. 測定条件(参考データ)

測定条件：基板実装状態

雰囲気：自然対流

実装：Pb フリーはんだ

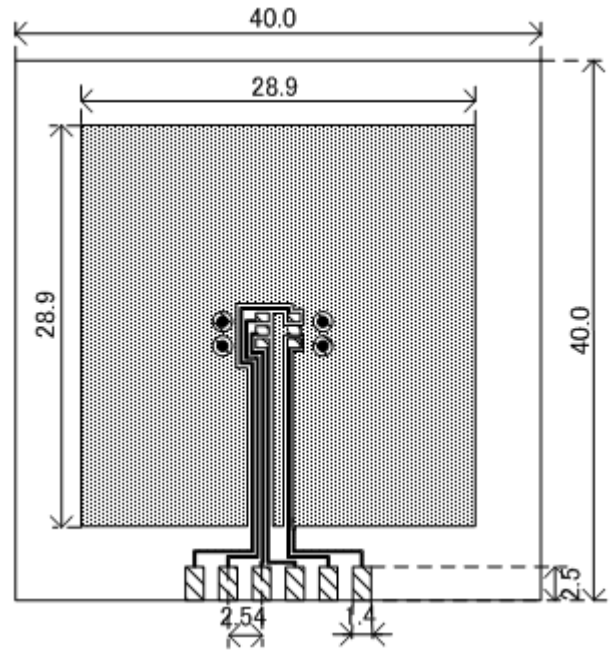
実装基盤：基板 40mm × 40mm (片面 1600mm²) に対して
銅箔面積 表面 約 50% - 裏面 約 50%

放熱板と周りの銅箔接続

基板材質：ガラスエポキシ (FR-4)

板厚：1.6mm

スルーホール：ホール径 0.8mm 4個

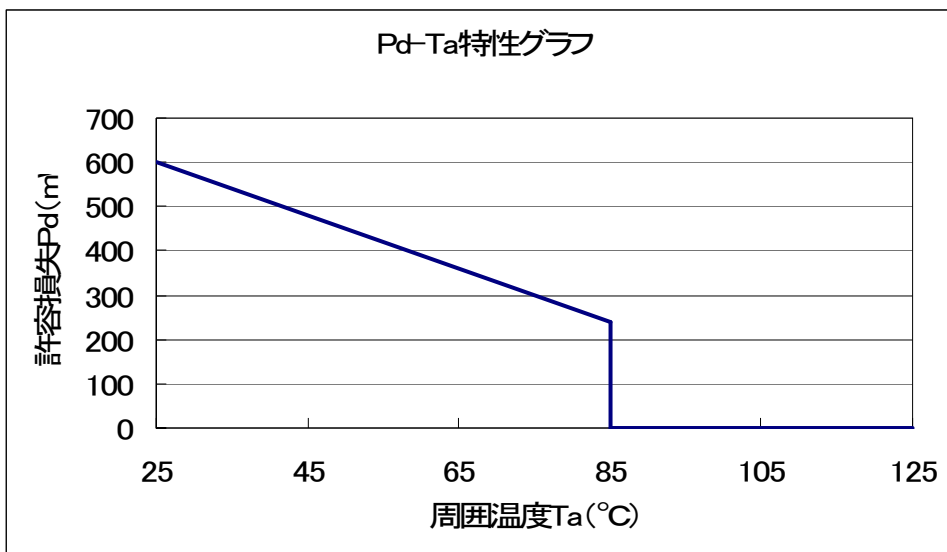


評価基板レイアウト(単位:mm)

2. 許容損失-周囲温度特性

基板実装($T_{jmax}=125^{\circ}C$)

周囲温度(°C)	許容損失 Pd (mW)	熱抵抗(°C/W)
25	600	166.67
85	240	



●USP-6B パッケージ許容損失

USP-6B パッケージにおける許容損失特性例となります。

許容損失は実装条件等に影響を受け値が変化するため、下記実装条件にての参考データとなります。

1. 測定条件(参考データ)

測定条件：基板実装状態

雰囲気：自然対流

実装：Pb フリーはんだ

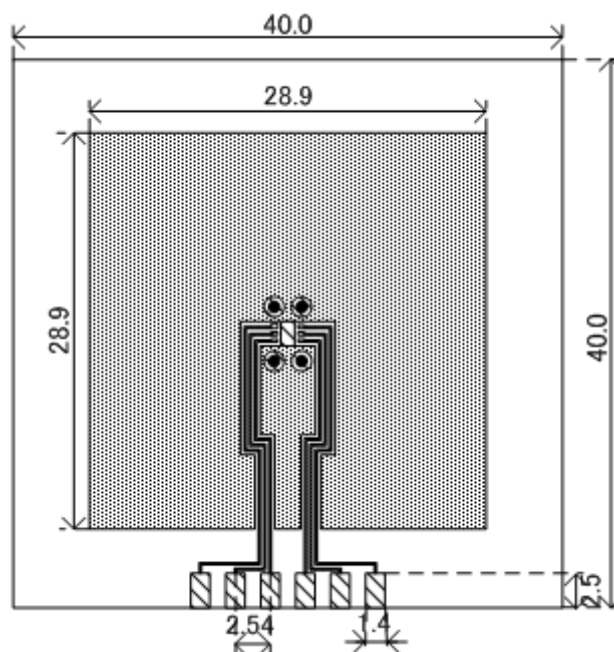
実装基盤：基板 40mm × 40mm (片面 1600mm²) に対して
銅箔面積 表面約 50% - 裏面約 50%

放熱板と周りの銅箔接続

基板材質：ガラスエポキシ (FR-4)

板厚：1.6mm

スルーホール：ホール径 0.8mm 4 個

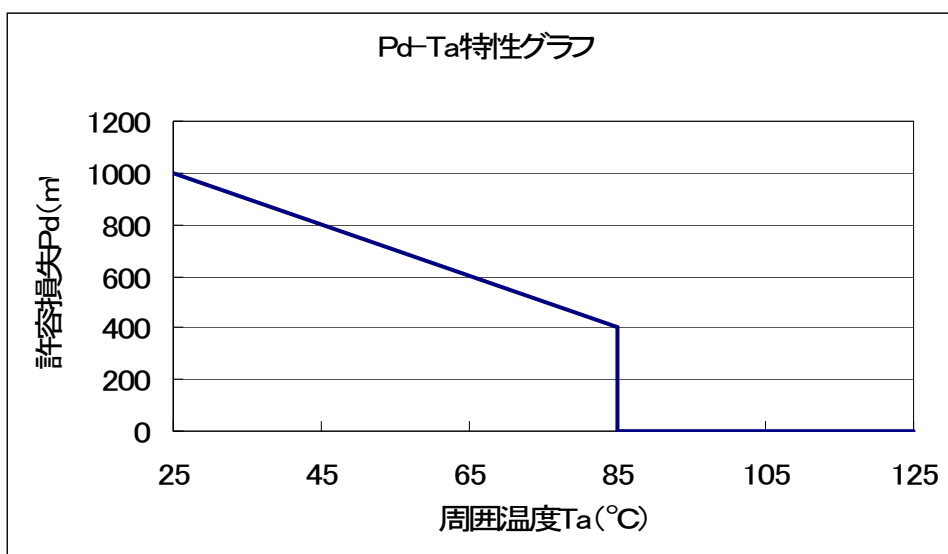


評価基板レイアウト(単位:mm)

2. 許容損失-周囲温度特性

基板実装(T_{jmax}=125°C)

周囲温度(°C)	許容損失 Pd (mW)	熱抵抗(°C/W)
25	1000	100.00
85	400	



1. 本書に記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本書に記載された技術情報は、製品の代表的動作・応用を説明するものであり、工業所有権、その他の権利に対する保証または許諾するものではありません。
3. 本書に記載された製品は、通常の信頼度が要求される一般電子機器(情報機器、オーディオ/ビジュアル機器、計測機器、通信機器(端末)、ゲーム機器、パーソナルコンピュータおよびその周辺機器、家電製品等)用に設計・製造しております。
4. 本書に記載の製品を、その故障や誤作動が直接人命を脅かしたり、人体に危害を脅かす恐れのある装置やシステム(原子力制御、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、生命維持装置を含む医療機器、各種安全装置など)へ使用する場合には、事前に当社へご連絡下さい。
5. 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。
6. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
7. 本書に記載された内容を当社に無断で転載、複製することは、固くお断り致します。

トレックス・セミコンダクター株式会社