

XA9248 シリーズ

JTR05045-004a

2014/04/22

18V 動作ドライバ Tr 内蔵同期整流降圧 DC/DC コンバータ

■概要

XA9248 シリーズは、ドライバ Tr を内蔵したブートストラップ方式 Nch-Nch ドライブ降圧同期整流 DC/DC コンバータ IC です。入力電圧範囲 4.5V~18V、最大出力電流が 2.2A で、デジタル家電向けローカル電源として最適です。また、出力コンデンサ(C_L)はセラミックコンデンサ等の低 ESR コンデンサが使用可能です。

0.8V の基準電圧源を内蔵しており、外部抵抗により出力電圧が設定可能です。制御方式は同期整流 PWM 制御となります。

ソフトスタート時間は、内部にて 2.8ms(TYP.)に設定されております。さらに SS 端子にコンデンサを接続することで内部ソフトスタートよりも長い時間を任意に調整可能です。

UVLO 機能を内蔵しており、入力電圧が 3.8V(TYP.)以下で 2 つの内蔵 NchFET を強制的にオフさせます。

保護回路として過電流保護回路、V_{OUT} 短絡保護回路、LX 短絡保護回路、V_{OUT} 過電圧保護回路、サーマルシャットダウン回路を内蔵しております。

■用途

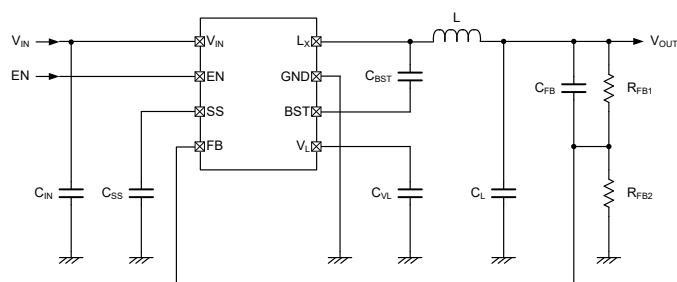
- アミューズメント

■特長

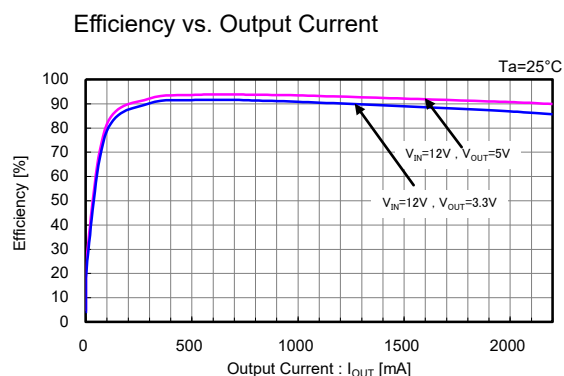
入力電圧範囲	: 4.5V ~ 18V
出力電圧設定範囲	: 1.0V~12V (V _{FB} =0.8V±1.5%)(*)
出力電流	: 2.2A
効率	: 93.8%(*)@V _{IN} =12V, V _{OUT} =5V, I _{OUT} =700mA
発振周波数	: 500kHz
最大デューティ比	: 79%
ソフトスタート機能	: 内部設定 2.8ms 外付け容量により任意に調整可能
保護回路	: UVLO High side ドライバ Tr. 過電流保護 Low side ドライバ Tr. 過電流保護 V _{OUT} 短絡保護 Lx 短絡保護 V _{OUT} 過電圧保護 サーマルシャットダウン
パッケージ	: SOP-8FD
環境への配慮	: EU RoHS 指令対応、鉛フリー

(*) 特性は外付け部品・基板配線等により変化します。

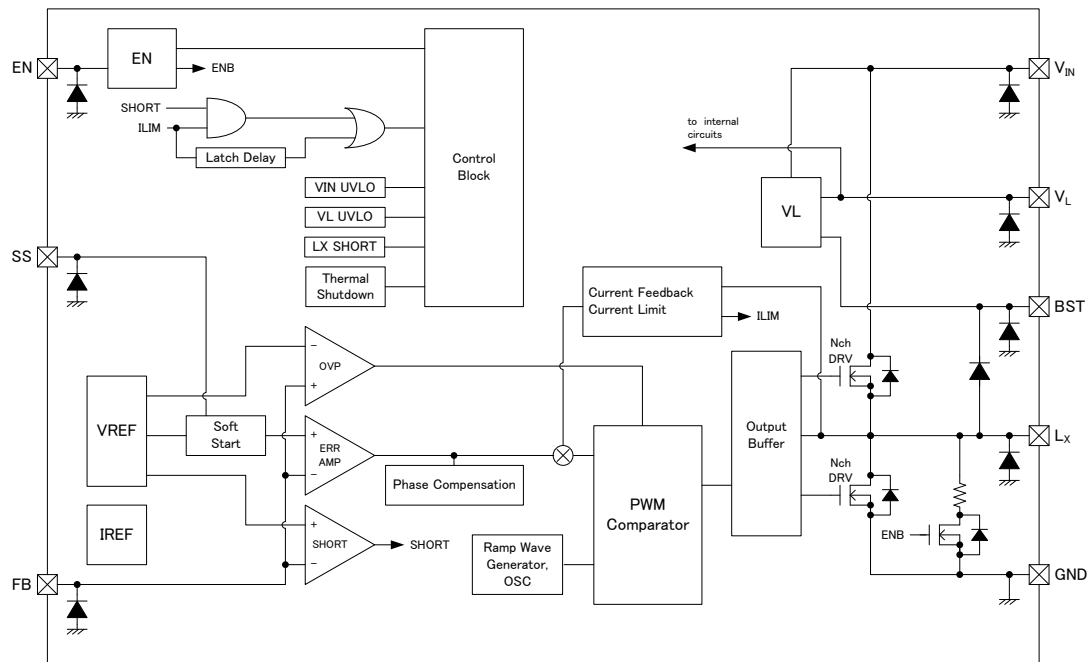
■代表標準回路



■代表特性例



■ブロック図



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

■製品分類

●品番ルール

XA9248①②③④⑤⑥⑦

DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	TYPE	A	Refer to Selection Guide
		B	
②③	FB Voltage	08	FB voltage is fixed in 0.8V
④	Oscillation Frequency	5	500kHz
⑤⑥⑦ ^(*)	Package (Order Unit)	QR-G	SOP-8FD (1,000/Reel)

^(*) “-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

●セレクトションガイド (Selection Guide)

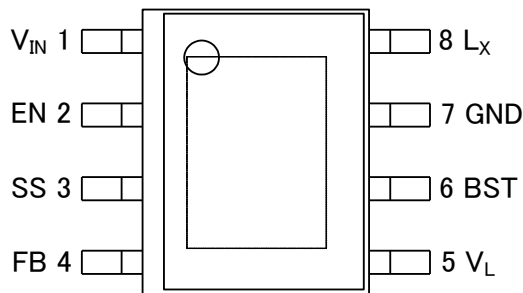
TYPE	CURRENT LIMITER	LATCH FOR CURRENT LIMITER	LATCH FOR V_{OUT} -SHORT	LATCH FOR L_X -SHORT ^(*)
A	YES	YES ^(*)	YES	YES
B	YES	NO	NO	YES

TYPE	ENABLE	UVLO	C_L AUTO-DISCHARGE	THERMAL SHUTDOWN
A	YES	YES	YES	YES
B	YES	YES	YES	YES

^(*) 過電流保護ラッチは、積分ラッチタイプとなります。

^(*) L_X がショートした場合に非常に大きな突入電流が流れるのを防止する為、各 TYPE とも L_X ショート保護ラッチ機能を有しております。

■端子配列



SOP-8FD
(TOP VIEW)

*SOP-8FD の放熱板は実装強度強化および放熱の為、
参考パターンレイアウト と 参考メタルマスクデザインではんだ付けを推奨しております。
尚、マウントパターンは GND(7 番 Pin)へ接続してください。

■端子説明

PIN NUMBER	PIN NAME	FUNCTIONS
1	V_{IN}	Power Input
2	EN	Enable
3	SS	External Soft-start
4	FB	FB Voltage Monitor
5	V_L	Internal Regulator Output
6	BST	Pre Driver Supply
7	GND	Ground
8	L_x	Switching Output

■機能表

PIN NAME	SIGNAL	STATUS
EN	L	Stand-by
	H	Active
	OPEN	Undefined State ^(*)

^(*) XA9248 シリーズは、不定動作となりますので禁止となります。

■絶対最大定格

Ta=25°C

PARAMETER	SYMBOL	RATINGS	UNITS
V _{IN} Pin Voltage	V _{IN}	-0.3 ~ +20	V
EN Pin Voltage	V _{EN}	-0.3 ~ +20	V
L _X Pin Voltage	V _{LX}	-0.3 ~ V _{IN} +0.3 or +20 ⁽¹⁾	V
BST Pin Voltage	V _{BST}	V _L -0.3~V _L +20 V _{LX} -0.3~ V _{LX} +5.5	V
V _L Pin Voltage	V _{VL}	-0.3 ~ V _{IN} +0.3 or +5.5 ⁽²⁾	V
FB Pin Voltage	V _{FB}	-0.3 ~ +5.5	V
SS Pin Voltage	V _{SS}	-0.3 ~ +5.5	V
L _X Pin Current	I _{LX}	±5	A
V _L Pin Current	I _{VL}	85	mA
Power Dissipation	Pd	300	mW
		1500(基板実装時) ⁽³⁾	
Operating Ambient Temperature	T _{opr}	-40~+105	°C
Storage Temperature	T _{stg}	-50~+125	°C

各電圧規格は GND を基準とする。

⁽¹⁾ 最大値は V_{IN}+0.3 と +20V いずれか低い方になります。

⁽²⁾ 最大値は V_{IN}+0.3 と +5.5V いずれか低い方になります。

⁽³⁾ 基板実装時の許容損失の参考データとなります。実装条件については 20 頁を参照下さい。

■電気的特性

XA9248 シリーズ

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNITS	CIRCUIT
Operating Voltage Range	V _{IN}	When connected to external components V _{IN} ≤ 7V: Setup V _{OUT} =3.3V V _{IN} > 7V: Setup V _{OUT} =5V	4.5	-	18	V	①
FB Voltage	V _{FB}	V _{FB} =Sweep (0.812V→0.788V), V _{SS} =OPEN	0.788	0.800	0.812	V	②
FB Voltage Temperature Characteristics	V _{FB} / (V _{FB} ·ΔTopr)	-40°C ≤ Topr ≤ 105°C		±40		ppm/°C	②
Maximum Output Current	I _{OUTMAX}	When connected to external components	2.2 ^{(*)1}	-	-	A	①
Supply Current	I _q	V _{IN} =V _{EN} =18V, V _{FB} =0.9V	-	0.76	1.10	mA	③
Stand-by Current	I _{STB}	V _{IN} =18V, V _{EN} =0V, V _{FB} =OPEN	-	38	51	μA	③
Oscillation Frequency	f _{OSC}	V _{FB} =0.7V, V _{SS} =OPEN	450	500	550	kHz	②
Maximum Duty Cycle	D _{max}	V _{FB} =0.7V, V _{SS} =OPEN	74	79	-	%	②
UVLO Detection Voltage	V _{UVLOD}	V _{IN} =Sweep (4.5V→3.5V), V _{EN} =2V, V _{FB} =0.9V Voltage when V _L pin changes from "H" level to "L" level ^{(*)2}	3.50	3.80	4.45	V	④
UVLO Release Voltage	V _{UVLOR}	V _{IN} =Sweep (3.5V→4.5V), V _{EN} =2V, V _{FB} =0.9V Voltage when V _L pin changes from "L" level to "H" level ^{(*)2}	3.55	3.90	4.50	V	④
Low side Current Limit	I _{LIMLS}	V _{OUT} =4.5V (Forced), Bottom point of L _X pin current	2.1	-	-	A	⑦
Integral Latch Time (Type A)	t _{LAT}	V _{FB} =0.9V, I _{LX} = I _{LIMLS} Time until SS pin changes from "H" level to "L" level ^{(*)2}	0.4	1.1	1.8	ms	⑤
Internal Soft-start Time	t _{SS}	V _{IN} =12V, V _{EN} =2V, V _{FB} =0.72V, V _{SS} =OPEN Time until L _X pin oscillates	-	2.8	-	ms	②
SS Terminal Current	I _{SS}	V _{SS} =0V, V _{LX} =V _{FB} =OPEN	2	4	6	μA	⑥
SS Threshold Voltage	V _{SSTH}	V _{FB} =0.72V, V _{SS} =OPEN Voltage when L _X pin oscillates	1.2	1.8	2.4	V	②
OVP Detection Voltage	V _{OVPD}	V _{FB} =Sweep (0.788V→1.2V), V _{SS} =OPEN	-	0.9	1.2	V	②
Efficiency	EFFI ^{(*)3}	Setup V _{OUT} =5V, I _{OUT} =0.7A When connected to external components	-	93.8	-	%	⑧
Lx SW "H" ON Resistance	R _{LXH}		-	0.12 ^{(*)4}	-	Ω	-
Lx SW "L" ON Resistance	R _{LXL}		-	0.12 ^{(*)4}	-	Ω	-
EN "H" Voltage	V _{ENH}	V _{IN} =12V, V _{FB} =0.9V, V _{EN} =Sweep (0.2V→1.4V) Voltage when V _L pin changes from "L" level to "H" level ^{(*)2}	1.4	-	-	V	④
EN "L" Voltage	V _{ENL}	V _{IN} =12V, V _{FB} =0.9V, V _{EN} =Sweep (1.4V→0.2V) Voltage when V _L pin changes from "H" level to "L" level ^{(*)2}	-	-	0.2	V	④
LX "L" Current	I _{LXL}	V _{IN} =18V, V _{EN} =V _{LX} =0V, V _{FB} =V _{SS} =OPEN	-1	0	-	μA	⑥
EN "H" Current	I _{ENH}	V _{IN} =V _{EN} =18V, V _{LX} =V _{FB} =V _{SS} =OPEN	-	16	21	μA	⑥
EN "L" Current	I _{ENL}	V _{IN} =18V, V _{EN} =0V, V _{LX} =V _{FB} =V _{SS} =OPEN	-0.1	-	0.1	μA	⑥
FB "H" Current	I _{FBH}	V _{IN} =18V, V _{EN} =0V, V _{FB} =5V, V _{LX} =V _{SS} =OPEN	-0.1	-	0.1	μA	⑥
FB "L" Current	I _{FBL}	V _{IN} =18V, V _{EN} =V _{FB} =0V, V _{LX} =V _{SS} =OPEN	-0.1	-	0.1	μA	⑥
Thermal Shutdown Temperature	T _{TSD}		-	150	-	°C	-
Hysteresis Width	T _{HYS}		-	25	-	°C	-
C _L Discharge Resistance	R _{DCHG}	V _{IN} =12V, V _{EN} =0V, V _{LX} =2V, V _{FB} =V _{SS} =OPEN	-	300	-	Ω	⑥
C _L Discharge Current	I _{DCHG}	V _{IN} =12V, V _{EN} =0V, V _{LX} =12V, V _{FB} =V _{SS} =OPEN	-	9	-	mA	⑥

測定条件: 特に指定無き場合、V_{IN}=V_{EN}=12V

(*)1 実装時の放熱性の違いにより Thermal Shutdown が動作し最大出力電流まで流せない場合があります。

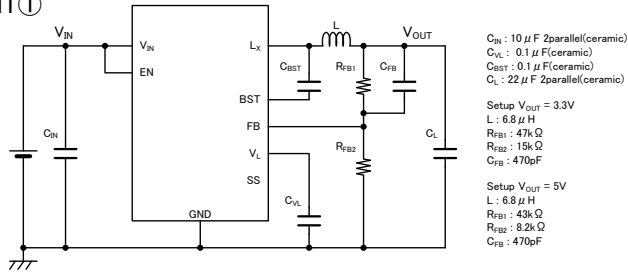
(*)2 "H"=4.3V~5V, "L"=-0.1V~0.1V

(*)3 EFFI = {(出力電圧)×(出力電流)}÷{(入力電圧)×(入力電流)}×100

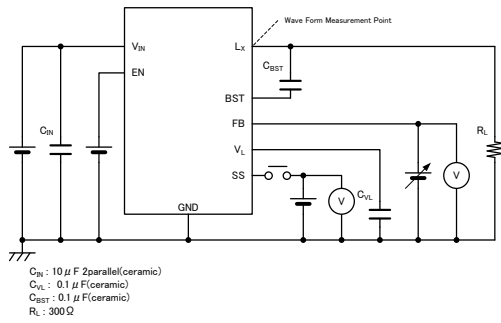
(*)4 設計値

測定回路図

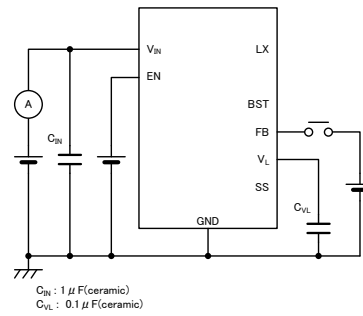
CIRCUIT①



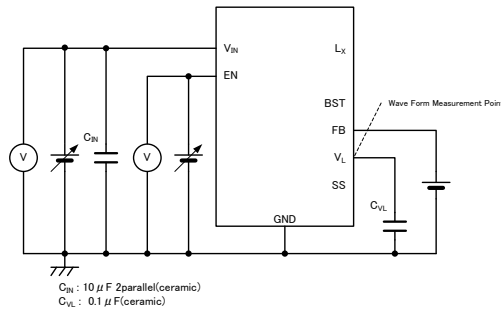
CIRCUIT②



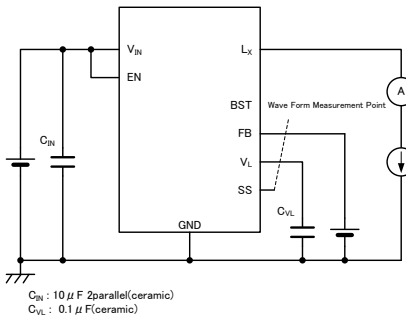
CIRCUIT③



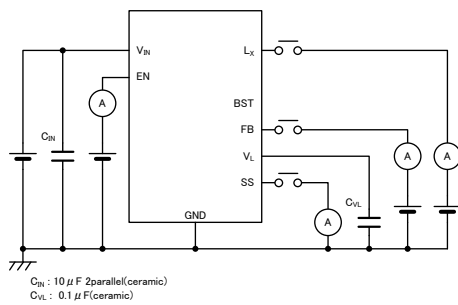
CIRCUIT④



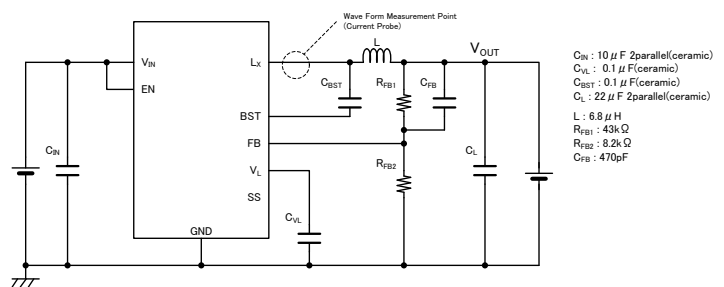
CIRCUIT⑤



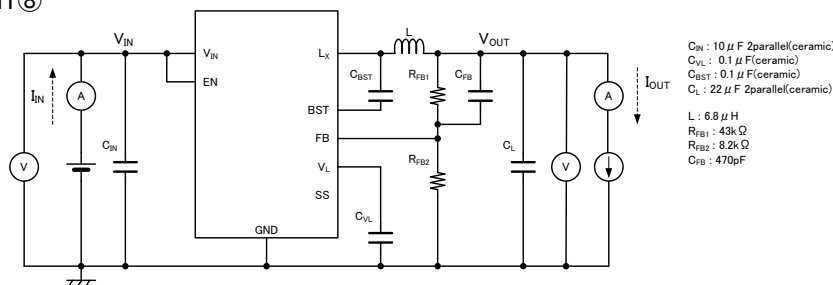
CIRCUIT⑥



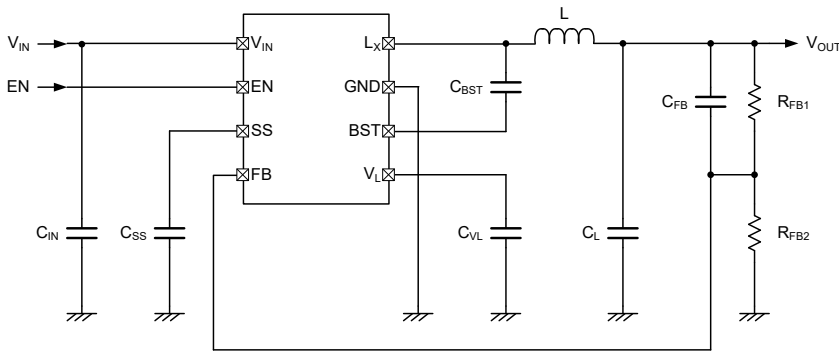
CIRCUIT⑦



CIRCUIT⑧



■標準回路例



【Typical Examples】

	MANUFACTURER	PRODUCT NUMBER	VALUE
L	TDK	CLF10040T100N	10 μH
	TDK	CLF7045T6R8N	6.8 μH
	TAIYO YUDEN	NR6045T4R5M	4.5 μH
	TAIYO YUDEN	NR6028T2R2N	2.2 μH
C _{IN} ^{(*)1}	TDK	C2012X5R1E106K	10 μF/25V 2parallel
		C3216X7R1E106K	10 μF/25V 2parallel
C _L ^{(*)1}	TDK	C2012X5R1A226M	22 μF/10V 2parallel
		C3216X5R1E226M	22 μF/25V 2parallel
		C3225X7R1C226M	22 μF/16V 2parallel
		C4532X7R1E226M	22 μF/25V 2parallel
C _{SS}			0.1 μF ^{(*)2} /10V
C _{BST}			0.1 μF/10V
C _{VL}			0.1 μF/10V

^{(*)1} 使用条件(周囲温度、入出力電圧)に応じて適切な部品を選択。

^{(*)2} 容量値は、P.8 <外部ソフトスタートの設定> を参照。

<コイル電流の設定>

XA9248 シリーズは、カレントフィードバック制御による安定動作のために、コイルの Peak to Peak 電流(I_{pk})を 0.5A~1A 程度にすることで最適となります。I_{pk} は、以下の式で計算出来ます。

$$I_{pk}[A] = (V_{IN} - V_{OUT}) \times V_{OUT} / V_{IN} / 0.5 / L[\mu H]$$

L: コイルのインダクタンス値

【Examples】

V _{IN} [V]	V _{OUT} [V]	L[μH]	I _{pk} [A]
5.0	1.0	2.2	0.73
5.0	2.5	3.3	0.76
12.0	3.3	6.8	0.70
12.0	5.0	6.8	0.86
18.0	5.0	10.0	0.72
18.0	12.0	10.0	0.80

■標準回路例

<V_{OUT} の設定>

IC 外部に分割抵抗を付けることで出力電圧が設定できます。出力電圧は、R_{FB1} と R_{FB2} の値によって下記の式で決まります。R_{FB1} と R_{FB2} の和は、150kΩ 以下となるよう設定して下さい。出力電圧範囲は基準電圧源 0.8V により 1V から 12V まで設定可能です。

$$V_{OUT} = 0.8 \times (R_{FB1} + R_{FB2}) / R_{FB2}$$

位相補償用スピードアップコンデンサ C_{FB} の値は、 $f_{zfb} = 1 / (2 \times \pi \times C_{FB} \times R_{FB1})$ が 7kHz 程度となるように調整してください。用途やインダクタンス L 値、負荷容量 C_L 値等によっては 5kHz~50kHz 程度となるように調整して頂くことで最適となります。

【計算例】

$$R_{FB1} = 47k\Omega, R_{FB2} = 15k\Omega \text{ の時、} V_{OUT} = 0.8V \times (47k\Omega + 15k\Omega) / 15k\Omega = 3.3V$$

$$C_{FB} = 470pF \text{ の時、} f_{zfb} = 1 / (2 \times \pi \times 470pF \times 47k\Omega) = 7.2kHz$$

<最低 V_{OUT} 電圧>

最低 V_{OUT} 電圧は、L_x パルスの MINDUTY によって出力可能な最低電圧が決まります。

本 IC は、外付けのインダクタンス L 値によって MINDUTY を規定しています。

L 値は、P.7<コイル電流の設定>にて最適値を選択して下さい。最低 V_{OUT} 電圧は以下の式で計算できます。

$$V_{OUT} = V_{IN} \times MINDUTY / 100$$

【L vs. MINDUTY】

L [μH]	MINDUTY [%]
2.2	18
3.3	20
4.7	21
6.8	21
10	22

<外部ソフトスタートの設定>

SS 端子にコンデンサを接続することで内部ソフトスタートよりも長い時間を任意に設定可能です。

EN 端子を V_{ENH} 電圧以上にすることで SS 端子に電流 I_{SS} = 4 μA (TYP.) が流れコンデンサを充電します。

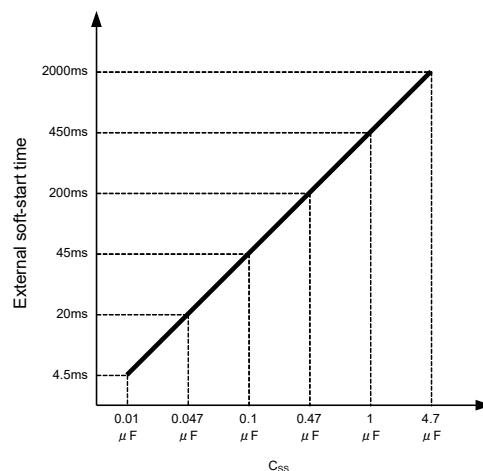
SS 端子電圧が SS スレッシュホールド電圧 V_{SSTH} = 1.8V (TYP.) となると出力電圧が設定電圧の 90% 程度に達します。

外部ソフトスタートは、以下の式で計算できます。

$$\text{外部ソフトスタート時間} = V_{SSTH} \times C_{SS} / I_{SS}$$

【計算例】

$$C_{SS} = 0.1 \mu F \text{ の時、外部ソフトスタート時間} = 1.8V \times 0.1 \mu F / 4 \mu A \times 1000 = 45ms$$



■動作説明

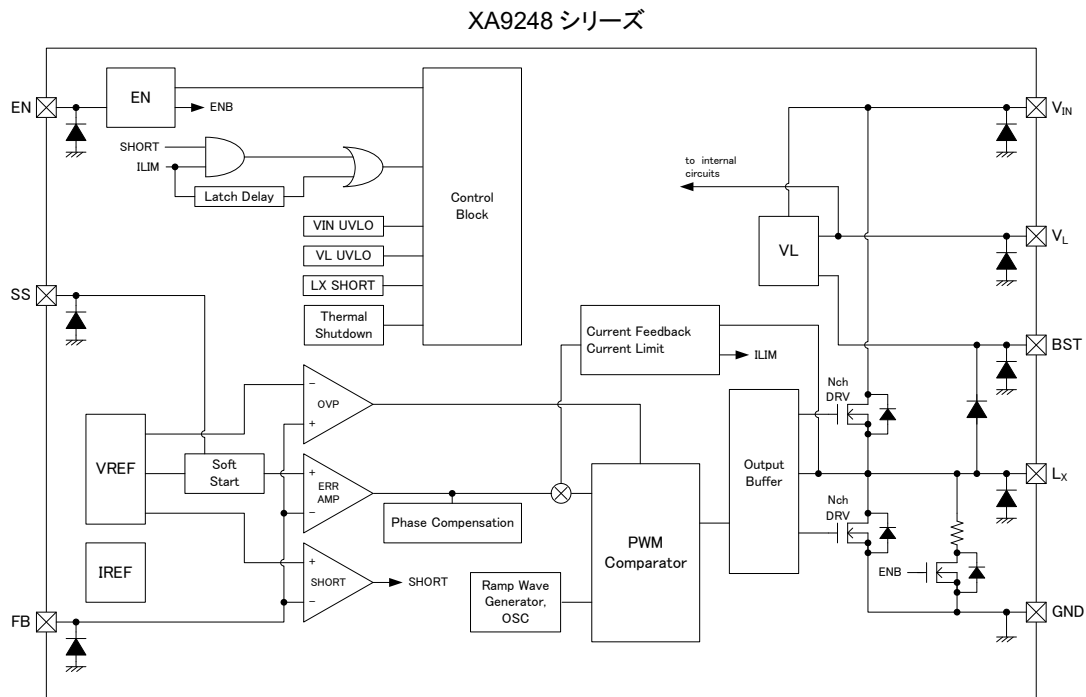
XA9248 シリーズの内部は、基準電圧源、内部基準電源、ランプ波回路、エラーアンプ、PWM コンパレータ、位相補償回路、Nch MOS ドライバ Tr、電流制限回路、UVLO 回路、短絡保護回路、サーマルシャット回路等で構成されています。

(下図ブロック図参照)

基準電圧源と FB 端子よりフィードバックされた電圧をエラーアンプで比較し、エラーアンプの出力に位相補償をかけ、PWM コンパレータに信号を入力し、スイッチングのオンタイムを決定しています。

PWM コンパレータでは、エラーアンプから来た信号とランプ波回路から来たランプ波を電圧レベルとして比較し、出力をアウトプットバッファ回路に送り、Lx よりスイッチングのデューティ幅として出力します。この動作を連続的に行う事により出力電圧 V_{OUT} を安定させています。

また、カレントフィードバック回路により、スイッチング毎の High side Nch MOS ドライバ Tr の電流がモニタリングされており、エラーアンプの出力信号に多重帰還信号として変調をかけています。これにより、セラミックコンデンサなどの低 ESR コンデンサを使用しても安定した帰還系が得られ、出力電圧の安定化が図られています。



<基準電圧源>

基準電圧源は、本 IC の出力電圧を安定にするための基準になる電圧です。

<ランプ波回路>

スイッチング周波数はこの回路により決定されています。周波数は内部で 500kHz に固定化されており、ここで生成されたクロックで PWM 動作に必要なランプ波が作られており、また、各内部回路が同期しています。

<エラーアンプ>

エラーアンプは出力電圧監視用のアンプです。基準電圧と FB 端子よりフィードバックされた電圧を比較します。基準電圧より低い電圧がフィードバックされるとエラーアンプの出力電圧は高くなるように動作します。エラーアンプの出力信号は位相補償されて、最適化された後ミキサーに送られます。ミキサーでは最適化されたエラーアンプ出力信号をカレントフィードバック信号で変調をかけています。その信号が PWM コンパレータに送られます。

■動作説明

<電流制限>

XA9248 シリーズの電流制限回路は、Lx に接続された Low side 及び High side の Nch MOS ドライバ Tr.に流れる電流を監視しており、過電流を検出すると電流制限機能が動作します。

①Low side ドライバ電流制限

Low side ドライバ Tr.に流れる電流を検出し等価的にコイル電流の Bottom 値を監視しております。

Low side ドライバ電流制限機能は、コイル電流の Bottom 値が Low side ドライバ電流制限値 I_{LIMLS} 以上の過電流状態の場合、High side ドライバ Tr.のオンを禁止します。

併せて共振周波数 f_{osc} を低下させる制御をしております。過電流状態が解除されると通常動作に戻ります。

②High side ドライバ電流制限

High side ドライバ Tr.に流れる電流を検出し等価的にコイル電流の Peak 値を監視しております。

High side ドライバ電流制限機能は、コイル電流の Peak 値が High side ドライバ電流制限値 I_{LIMHS} に達すると、強制的に High side ドライバ Tr.をオフします。この時、IC 内部では $I_{LIMLS} < I_{LIMHS}$ に設定されておりますので、①の Low side ドライバ電流制限機能も過電流状態である事を検知します。過電流状態が解除されると通常動作に戻ります。

③過電流ラッチ(Type A)

Type A は、① もしくは ② の状態が 1.1ms(TYP.) 続くと High side 及び Low side のドライバ Tr.をオフさせ、Lx 端子は C_L ディスチャージが働いた状態となり GND レベル(0V) でラッチ停止します。

ラッチ停止した状態とは Lx 端子のパルス出力を停止している状態で IC 内部回路は動作しております。

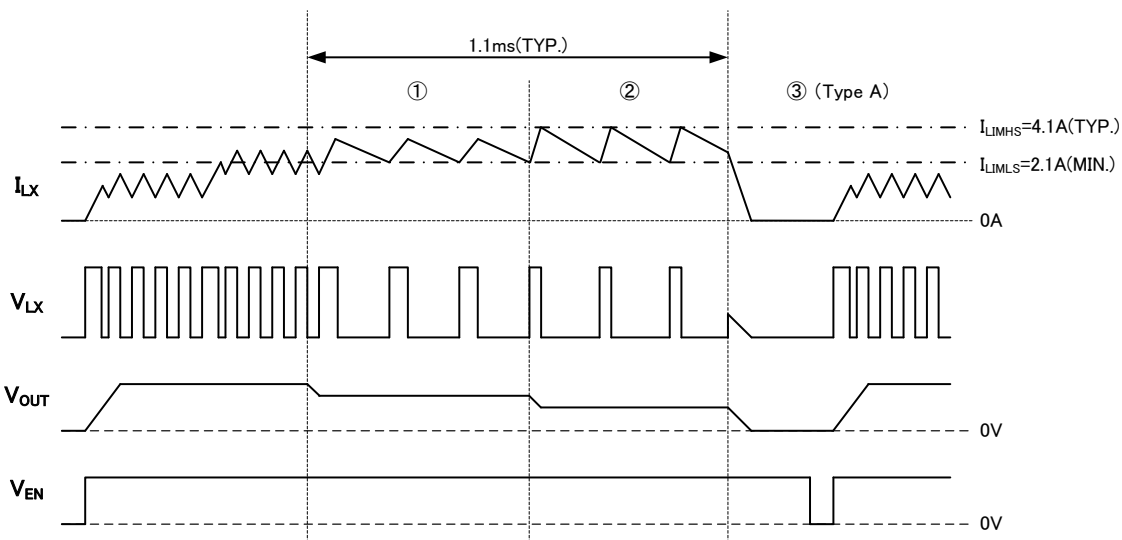
一旦、ラッチ停止すると再起動する為に、EN 端子に L レベルを入力した後に H レベルを入力するか、 V_{IN} 端子の再投入(一度 UVLO 検出電圧以下にする)を行うことでソフトスタートにて動作を再開します。

尚、過電流ラッチ機能は周囲のノイズによる影響によって電流リミット検知状態から解除されることがあり、基板の状態によってはラッチ時間が長くなる場合やラッチ動作に至らない場合がありますので、入力容量はできる限り IC の近くに配置するようにします。

Type B は、過電流状態が解除されるまで ① もしくは、② の動作をする自動復帰タイプになります。

Low side ドライバ電流制限値 $I_{LIMLS}=2.1A(MIN.)$

High side ドライバ電流制限値 $I_{LIMHS}=4.1A(TYP.)$



■動作説明

<サーマルシャットダウン>

熱破壊から IC を保護するためチップ温度の監視を行っています。チップ温度が 150°C(TYP.)に達するとサーマルシャットダウンが働き、High side 及び Low side のドライバ Tr.をオフ状態とします。L_x 端子は C_L ディスチャージが働いた状態となり GND レベル(0V)で機能停止となります。電流供給を止めることによりチップ温度が 125°C(TYP.)まで下がると再度ソフトスタートにて出力を立ち上げ直します。

<UVLO>

V_{IN} 電圧が 3.8V (TYP.)以下になると、内部回路の High side 及び Low side のドライバ Tr.を強制的にオフします。L_x 端子は C_L ディスチャージが働いた状態となり GND レベル(0V)で機能停止となります。V_{IN} 電圧が 3.9V (TYP.)を超えると、UVLO 機能が解除されるとソフトスタートで出力を立ち上げます。瞬時的に V_{IN} 電圧が UVLO 検出電圧より降下した場合もソフトスタート機能が働きます。UVLO での停止は、シャットダウンではなくパルス出力を停止している状態なので内部回路は動作しています。

<ブートストラップ方式>

High side Driver に N-ch MOS ドライバ Tr.を使用しており、ドライバを ON させるため V_{IN} 電圧よりも高い電圧が必要となります。そのため V_{IN} 電圧より高い電圧の発生方法としてブートストラップ方式を採用しております。BST-LX 間に C_{BST} 容量を接続し、V_{LX} 電圧が内部電源である V_L 電圧の 4.6V(TYP.)より低くなることで V_L から C_{BST} に対しチャージします。

<V_{OUT} 短絡保護>

Type A は、出力電圧 V_{OUT} が GND とショート状態かショート状態に近い(FB 電圧が 1/2 以下となる)場合、かつ、High side もしくは Low side のドライバ Tr.に電流制限以上の電流が流れた場合、V_{OUT} 短絡と判断し High side と Low side のドライバ Tr.を瞬時にオフさせラッチをかけます。L_x 端子は C_L ディスチャージが働いた状態となり GND レベル(0V)で機能停止となります。一旦ラッチ状態になりますと、EN 端子にて IC を一度オフにしてから立ち上げ直すか、V_{IN} 端子の再投入(一度 UVLO 検出電圧以下にする)を行う事で動作を再開いたします。

<L_x 短絡保護>

突入電流による過電流及び IC の保護のため、L_x 端子が GND とショートした場合、L_x 短絡保護が働きます。

L_x 端子が GND とショートした場合、突入電流により High side 電流制限が働き High side ドライバ Tr.がオフします。次に Low side ドライバ Tr.がオンし、Low side 電流制限が働かなかつた場合、L_x 短絡と判断し、Low side ドライバ Tr.をオフさせ、High side ドライバ Tr.と同時にラッチをかけます。一旦ラッチ状態になりますと、EN 端子にて IC を一度オフにしてから立ち上げ直すか、V_{IN} 端子の再投入(一度 UVLO 検出電圧以下にする)を行う事で動作を再開いたします。

<V_{OUT} 過電圧保護>

出力電圧 V_{OUT} のオーバーシュートを最小限に抑えるため、出力が重負荷から軽負荷になった時等により V_{OUT} のオーバーシュートが起きた場合、V_{OUT} 過電圧保護が働きます。V_{OUT} がオーバーシュートを起こし、V_{OUT} をセンスする FB 電圧が 0.9V(TYP.)以上になると、High side ドライバ Tr.を瞬時にオフし、Low side ドライバ Tr.をオンすることで V_{OUT} のオーバーシュートを防ぎます。ヒステリシスにより FB 電圧が 0.8V(TYP.)以下になると、次のクロックサイクルで High side ドライバ Tr.をオンします。

■動作説明

<CL 高速ディスチャージ機能>

EN 端子に L レベルを入力し IC をスタンバイ状態にしたとき、Lx-GND 間に内蔵された Nch MOS スイッチ Tr で出力コンデンサ CL の電荷を高速ディスチャージすることが可能です。IC 停止時に CL の電荷が残っていることによるアプリケーションの誤動作を防ぐことが可能です。

CL 放電時間は、以下の式で計算出来ます。設定電圧 $V_{OUT(E)}$ によって計算式が違いますのでご注意ください。

①設定電圧 $V_{OUT(E)}$ が 1V~4V 時の計算式

CL 放電時間は、CL と RDCHG により決定されます。CL と RDCHG の時定数を τ ($\tau = CL \times RDCHG$) とすると、以下によって出力電圧の放電時間が求められます。

$$V = V_{OUT(E)} \times e^{-t/\tau} \quad \text{また } t \text{ について展開すると } t = \tau \ln(V_{OUT(E)} / V)$$

V : 放電後の出力電圧

$V_{OUT(E)}$: 設定電圧

t: 放電時間

τ : $CL \times RDCHG$

②設定電圧 $V_{OUT(E)}$ が 4.1V~12V 時の計算式

CL 放電時間は、 $V_{OUT(E)}$ が 4V になるまでは定電流により、4V 以下では①と同様、CL と RDCHG により決定されます。CL と RDCHG の時定数を τ ($\tau = CL \times RDCHG$) とし、CL 放電電流を I_{DCHG} とすると、以下によって出力電圧の放電時間が求められます。

$$t = \tau \ln(4 / V) + CL \times (V_{OUT(E)} - 4) / I_{DCHG}$$

V : 放電後の出力電圧

$V_{OUT(E)}$: 設定電圧

t: 放電時間

τ : $CL \times RDCHG$

I_{DCHG} : CL 放電電流

■使用上の注意

- 1) 一時的、過渡的な電圧降下および電圧上昇等の現象について。
絶対最大定格を超える場合には、劣化または破壊する可能性があります。
- 2) DC/DC コンバータの特性は本 IC の特性のみならず外付け部品に大きく依存しますので、各部品の仕様書及び代表標準回路例を参考頂き、部品選定を行って下さい。特にコンデンサの特性にはご注意頂き B 特性(JIS規格)または、X7R,X5R(EIA 規格)のセラミックコンデンサを使用して下さい。
- 3) 配線のインピーダンスが高い場合、出力電流によるノイズの回り込みや位相ずれを起こしやすくなり、動作が不安定になる事がありますので、入力コンデンサ(C_{IN})、出力コンデンサ(C_L)はできる限り IC の近くに実装して下さい。
- 4) 本 IC は Low side ドライバ電流制限回路と High side ドライバ電流制限回路により、コイルの Peak to Peak 電流を監視しております。入出力電位差とコイルの L 値によっては、Peak to Peak 電流が増減する為、電流制限がかかりやすくなり、動作が不安定になるか、最大出力電流まで電流が流せない場合があります。
- 5) TypeA に搭載の短絡保護は、急峻な負荷変動が起こった場合、 V_{OUT} 電圧の電圧降下が C_{FB} を通して直接 FB 端子に伝わり、 V_{OUT} 電圧の 1/2 より高い電圧で短絡保護が働く場合があります。
- 6) V_L 端子は、DCDC 制御ブロックを動作させるための内部レギュレーターの出力になります。安定動作のため、 V_L 端子に外部容量 C_{VL} を必ず接続して下さい。また、ローカル電源として最適化されているため、 V_L 端子は使用しないで下さい。
- 7) 本 IC では、最低動作電圧以下において動作不安定になることがあります。
- 8) 外付け部品および本 IC の絶対最大定格を超えないようにご注意下さい。
- 9) 当社では製品の改善、信頼性の向上に努めております。
しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。

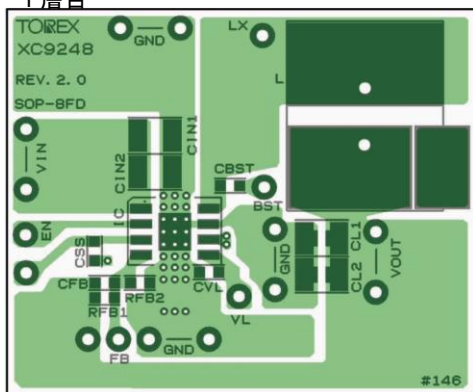
■使用上の注意

10) 基板レイアウト上の注意

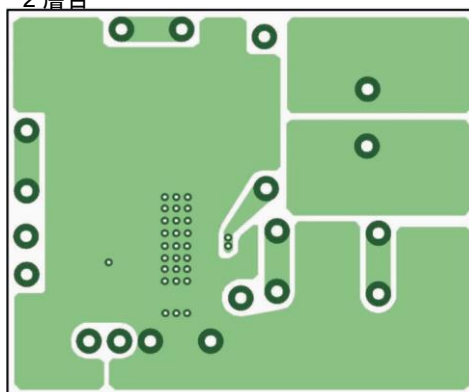
- (1) V_{IN} 電位の変動をできるだけ抑える為に V_{IN} 端子と GND 端子に最短でバイパスコンデンサ(C_{IN})を接続して下さい。
- (2) 各周辺部品はできる限り IC の近くに実装して下さい。
- (3) 周辺部品は配線のインピーダンスを下げる為、太く短く配線して下さい。
- (4) スイッチング時の GND 電流による GND 電位の変動は IC の動作を不安定にする場合がありますので、GND 配線を十分強化して下さい。
- (5) 本製品はドライバ内蔵のため I_{OUT} の電流と N-ch MOS ドライバ Tr. の ON 抵抗により発熱が生じます。

<参考パターンレイアウト>

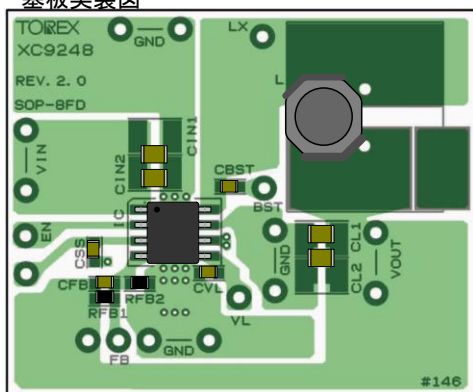
1 層目



2 層目



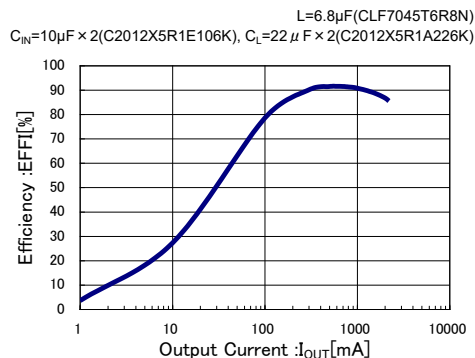
基板実装図



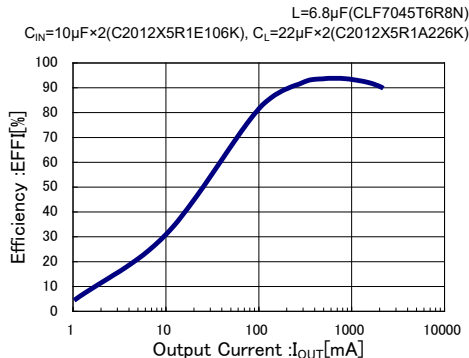
■ 特性例

(1) Efficiency vs. Output current

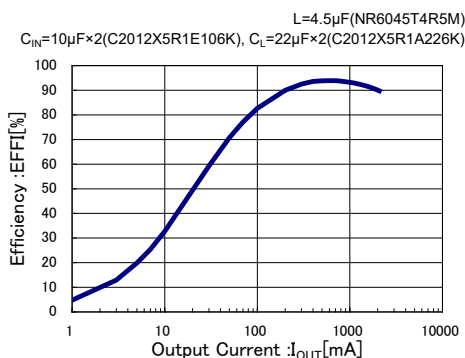
XA9248($V_{IN}=12V$, $V_{OUT}=3.3V$)



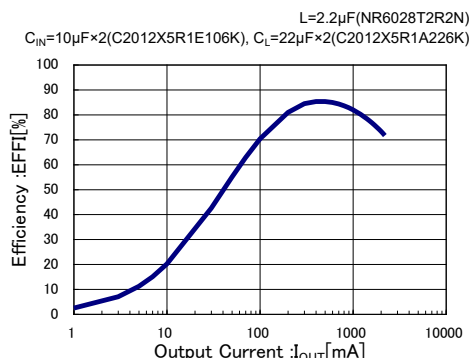
XA9248($V_{IN}=12V$, $V_{OUT}=5V$)



XA9248($V_{IN}=9V$, $V_{OUT}=4V$)

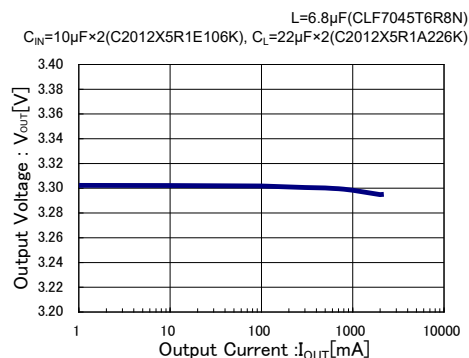


XA9248($V_{IN}=5V$, $V_{OUT}=1V$)

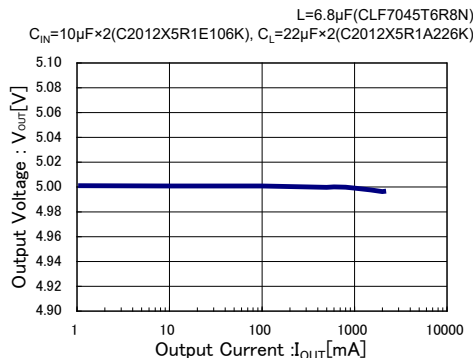


(2) Output Voltage vs. Output Current

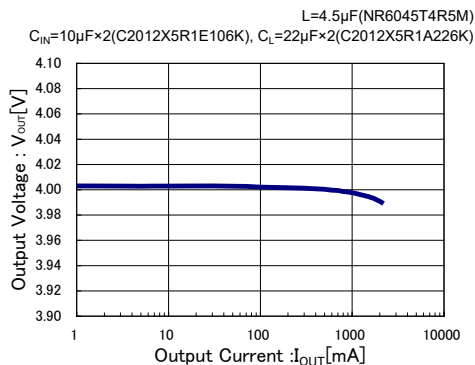
XA9248($V_{IN}=12V$, $V_{OUT}=3.3V$)



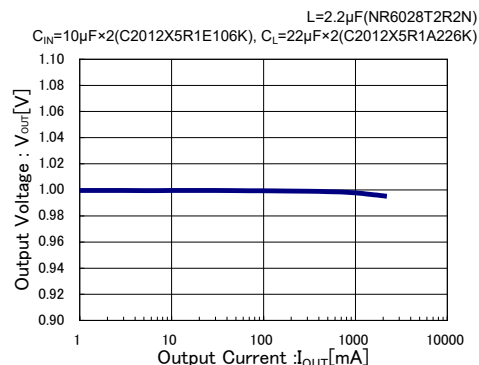
XA9248($V_{IN}=12V$, $V_{OUT}=5V$)



XA9248($V_{IN}=9V$, $V_{OUT}=4V$)



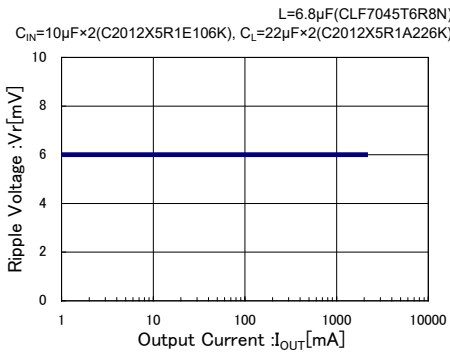
XA9248($V_{IN}=5V$, $V_{OUT}=1V$)



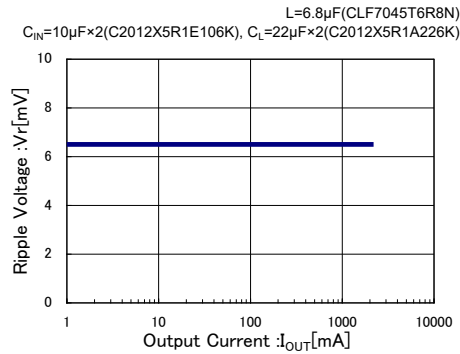
■ 特性例

(3) Ripple Voltage vs. Output Current

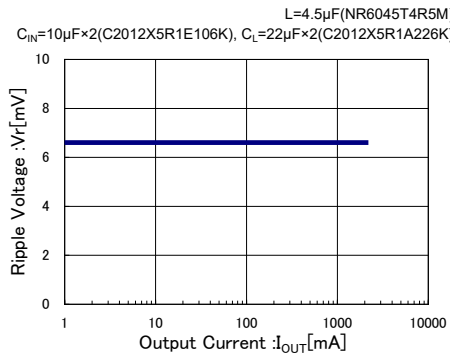
XA9248($V_{IN}=12V$, $V_{OUT}=3.3V$)



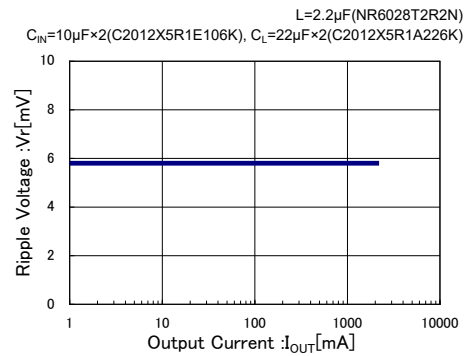
XA9248($V_{IN}=12V$, $V_{OUT}=5V$)



XA9248($V_{IN}=9V$, $V_{OUT}=4V$)

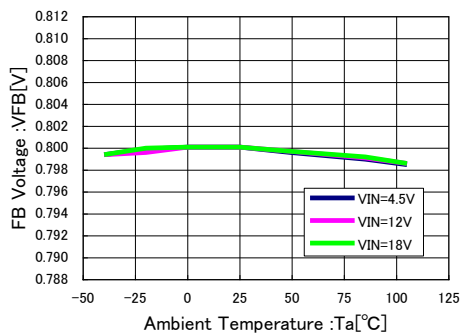


XA9248($V_{IN}=5V$, $V_{OUT}=1V$)



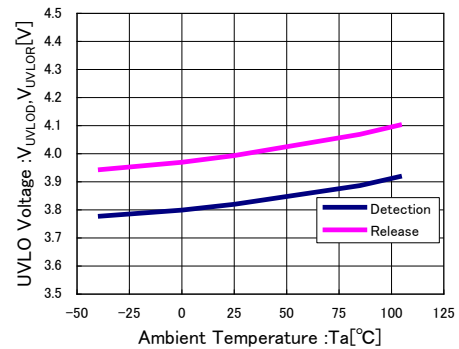
(4) FB Voltage vs. Ambient Temperature

XA9248



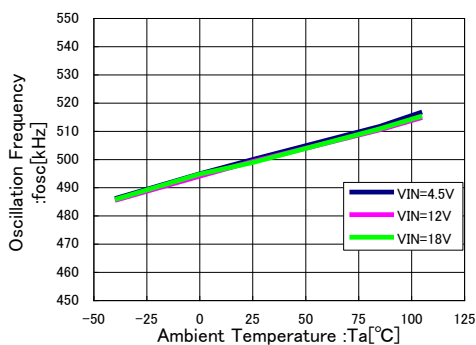
(5) UVLO Voltage vs. Ambient Temperature

XA9248



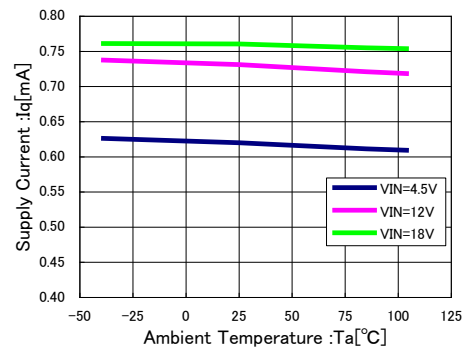
(6) Oscillation Frequency vs. Ambient Temperature

XA9248



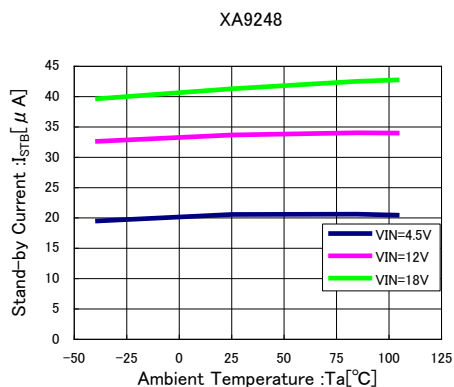
(7) Supply Current vs. Ambient Temperature

XA9248

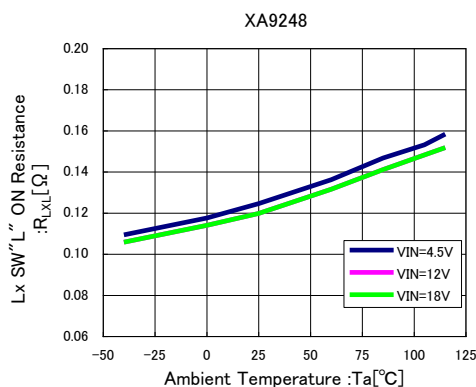


■ 特性例

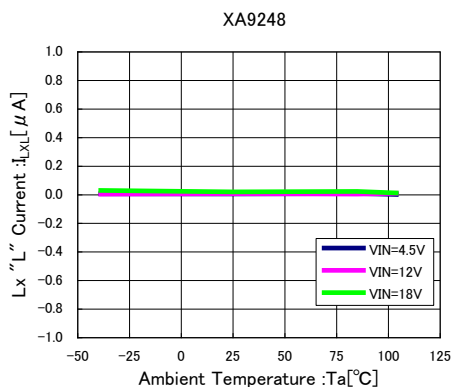
(8) Stand-by Current vs. Ambient Temperature



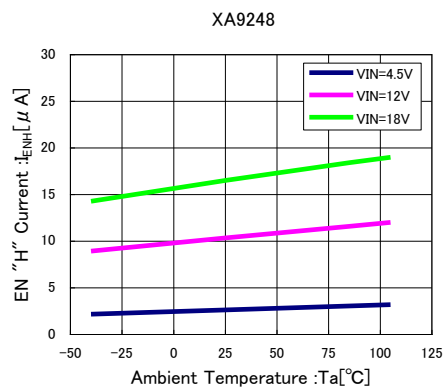
(9) Lx SW“L” ON Resistance vs. Ambient Temperature



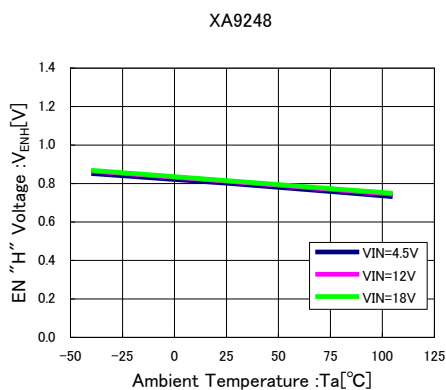
(10) Lx “L” Current vs. Ambient Temperature



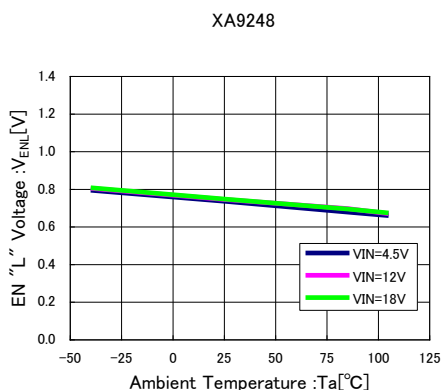
(11) EN “H” Current vs. Ambient Temperature



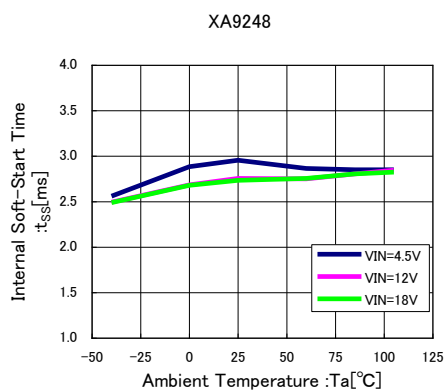
(12) EN “H” Voltage vs. Ambient Temperature



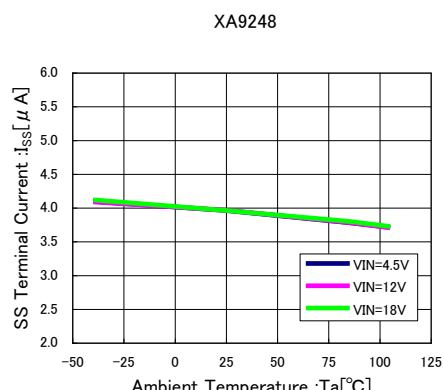
(13) EN “L” Voltage vs. Ambient Temperature



(14) Internal Soft-Start Time vs. Ambient Temperature

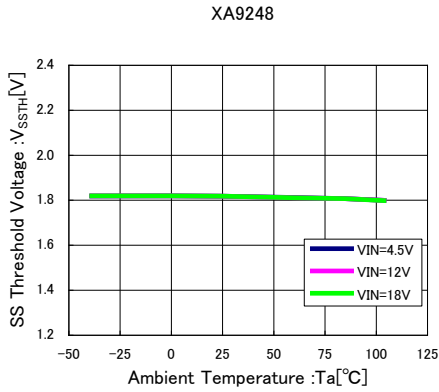


(15) SS Terminal Current vs. Ambient Temperature

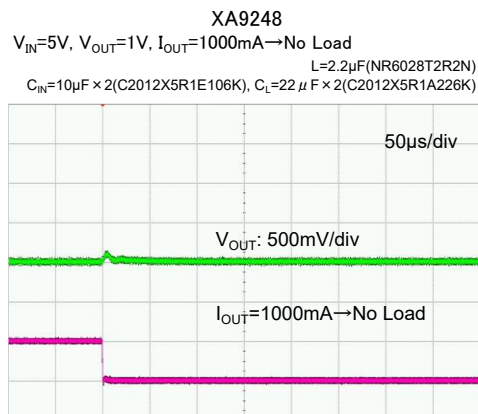
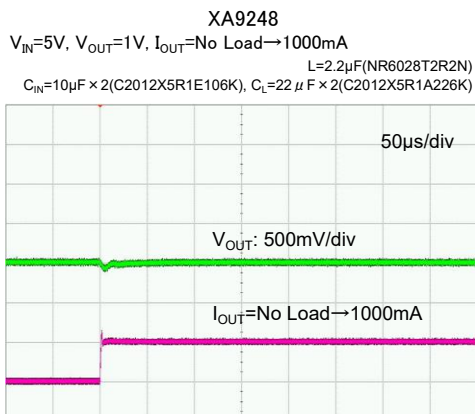
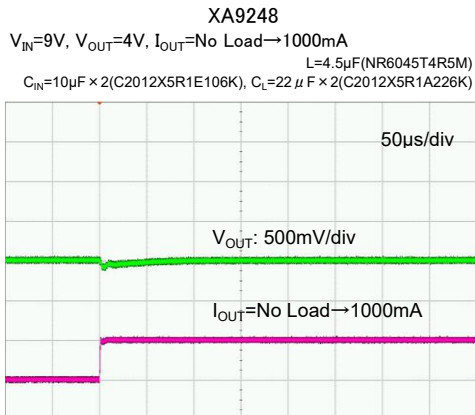
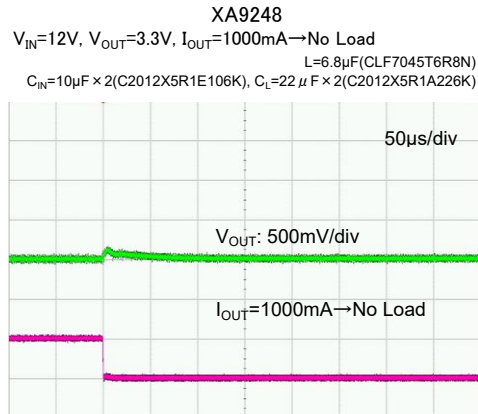
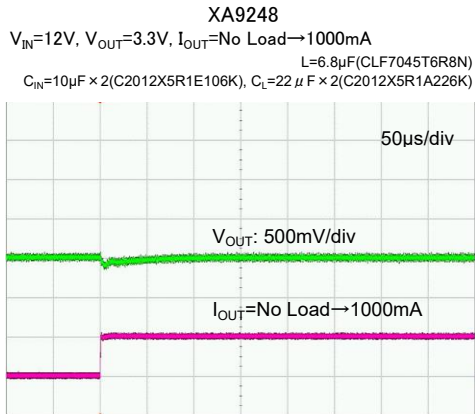


■ 特性例

(16) SS Threshold Voltage vs. Ambient Temperature

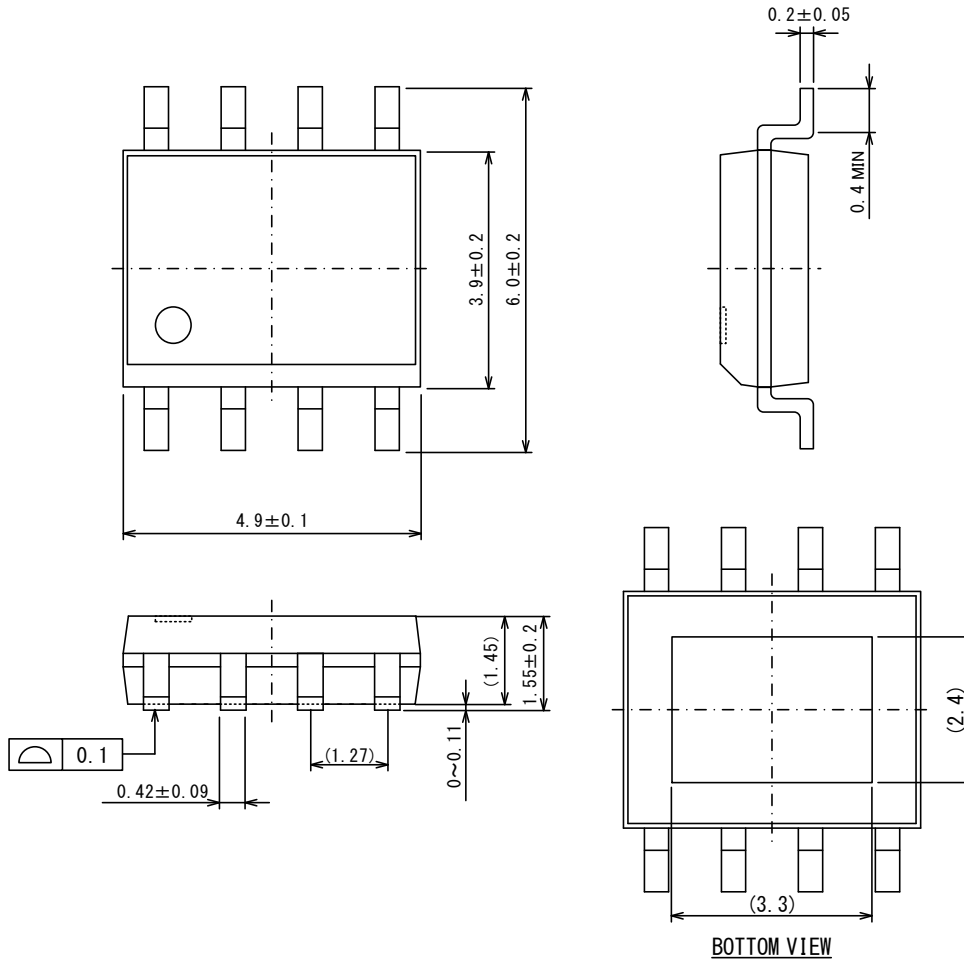


(17) Load Transient Response

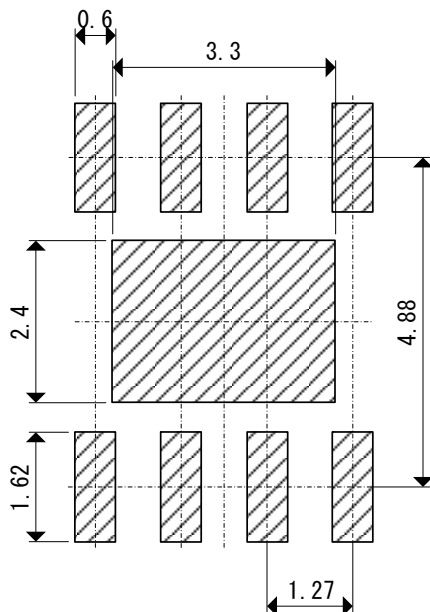


■外形寸法図

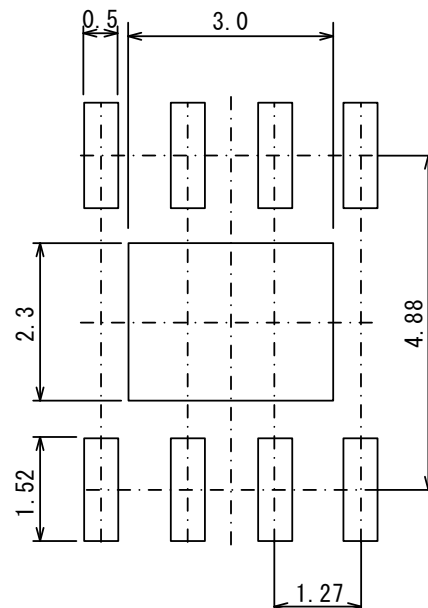
●SOP-8FD (unit : mm)



●SOP-8FD 参考パターンレイアウト(unit: mm)



●SOP-8FD 参考メタルマスクデザイン(unit: mm)



●SOP-8FD パッケージ許容損失

SOP-8FD パッケージにおける許容損失特性例となります。

許容損失は実装条件等に影響を受け値が変化するため、下記実装条件にての参考データとなります。

1.測定条件(参考データ)

測定条件：基板実装状態

雰囲気：自然対流

実装：Pb フリーはんだ

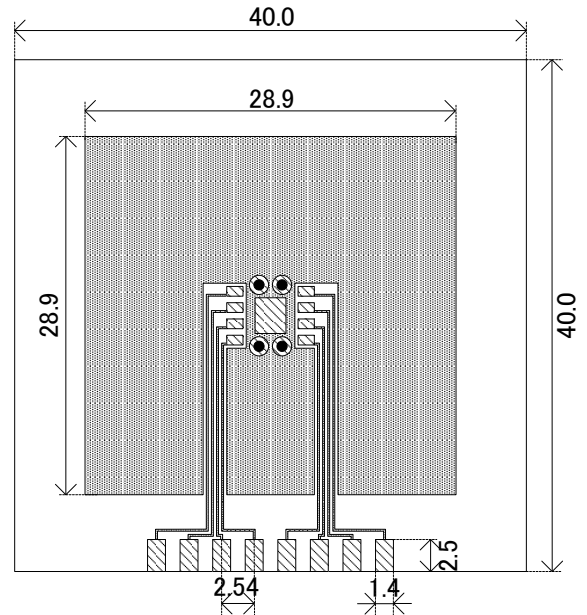
実装基盤：基板 40mm×40mm (片面 1600mm²) に対して
銅箔面積 表面 約 50% - 裏面 約 50%

放熱板と周りの銅箔接続

基板材質：ガラスエポキシ (FR-4)

板厚：1.6mm

スルーホール：ホール径 0.8mm 4 個

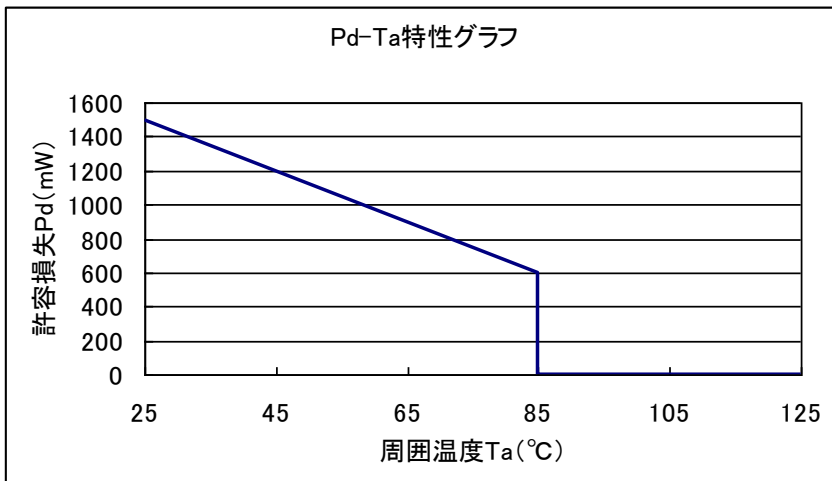


評価基板レイアウト (単位: mm)

2. 許容損失-周囲温度特性(85°C保証品)

基板実装(Tjmax = 125°C)

周囲温度(°C)	許容損失 Pd (mW)	熱抵抗(°C/W)
25	1500	66.67
85	600	

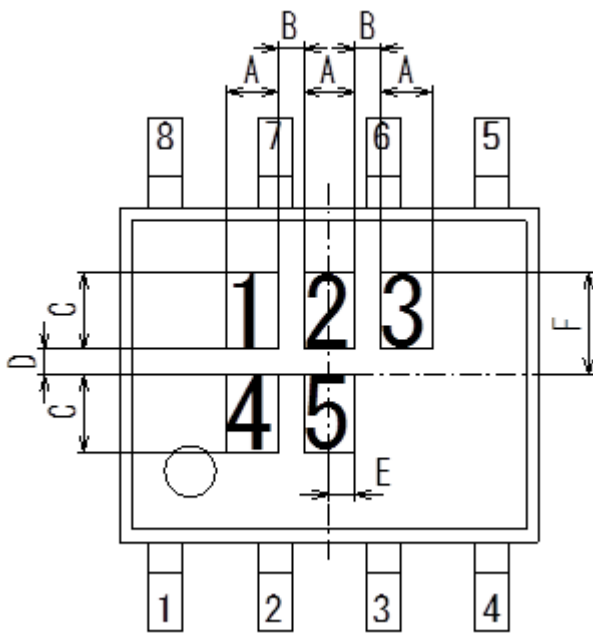


■マーキング 1

●マーキング文字は下記仕様にて作製する。

- 1)マーキング方式
一筆書き
- 2)文字書体
工場オリジナルフォント 1
- 3)寸法、位置
下記に示す
- 4)モールド樹脂は、黒色を使用し、表面状態は梨地とする。

●SOP-8FD 5桁マーキング

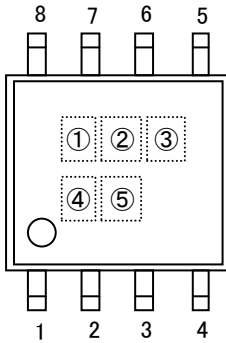


シンボル	寸法(mm)
A	0.55±0.1
B	0.25±0.1
C	0.85±0.1
D	0.25±0.1
E	0.3±0.1
F	1.1±0.1

※左記図内 ① ② ③ ④ ⑤ はマーキングを表し、
各製品のマーク仕様内、①②③④⑤に対応する。

■マーキング 2

SOP-8FD



マーク①

製品シリーズを表す。

シンボル	品名表記例
B	XA9248*****-G

マーク②

タイプを表す。

シンボル	品名表記例
A	XA9248A*****-G
B	XA9248B*****-G

マーク③

FB 電圧及び、発振周波数を表す。

シンボル	電圧(V)	発振周波数	品名表記例
5	0.8	500kHz	XA9248*085**-G

マーク④⑤製造ロットを表す。

01~09, 0A~0Z, 11~9Z, A1~A9, AA~AZ, B1~ZZ を繰り返す。
(但し、G, I, J, O, Q, W は除く。反転文字は使用しない。)

<変更履歴>

2013/05/24	JTR05045-001	新規作成
2014/04/22	JTR05045-002	■絶対最大定格 基板実装時の値追加 パッケージ許容損失 追加
2017/08/29	JTR05045-003	■外形寸法図 SOP-8FD 参考メタルマスクデザインの寸法変更 ■マーキング 1 マーク寸法の変更 ■免責事項の変更
2021/12/16	JTR05045-004	新規設計非推奨にステータス変更
2023/4/18	JTR05045-004	生産中止にステータス変更

1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社